

Modélisation du circuit intégré TL431

J'invite le lecteur à consulter le site pour des informations complémentaires.

Page d'accueil du site Internet : [page d'accueil](#)

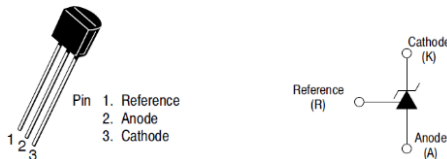
d'autres pdf, sur différents sujets : [liste des PDE](#)

Le circuit TL431 est une référence de tension réglable par une tension, utilisé dans de nombreux montages. Il m'a paru intéressant d'expliquer son fonctionnement interne d'une part, et de faire quelques simulations pour valider le modèle d'autre part, en exploitant la datasheet des constructeurs.

Introduction

Le TL431 peut être vu comme une diode zener : parcouru par un courant, le composant impose une tension constante à ses bornes. Le « coude zener » est réglable par une tension de commande, ce qui fait l'intérêt de ce composant. Deux autres avantages du TL431 sont : la faible impédance de sortie (l'équivalent de la résistance dynamique de la « diode zener »), et la stabilité en température.

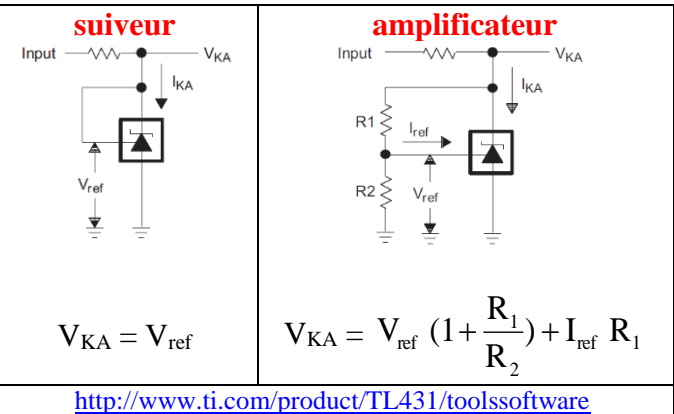
Ce composant comporte 3 broches, nommées Anode, Cathode, Référence. On retrouve le symbole de la diode zener.



<https://www.onsemi.com/pub/Collateral/TL431-D.PDF>

L'illustration montre le boîtier TO92.

Le constructeur indique 2 façons d'exploiter cette référence de tension : suiveur ou amplificateur :



La tension V_{KA} peut être supérieure à la tension de référence : il y a donc une électronique d'amplification dans le TL431.

Consultons plus profondément la documentation :

Comme pressenti, le schéma de principe montre clairement un amplificateur de tension, et une tension de référence interne.

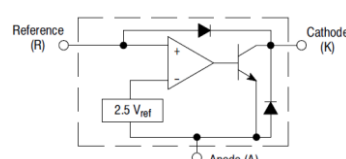


schéma de principe.
Le transistor est en émetteur commun, donc inverseur.

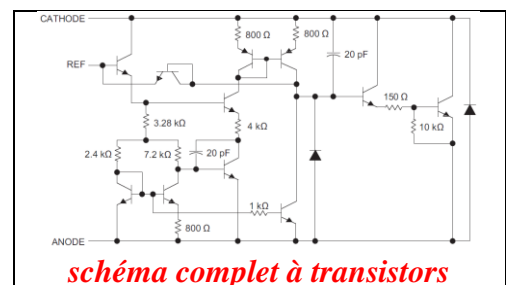


schéma complet à transistors

La diode entre Référence et Cathode, indiquée dans le schéma de principe, est en parallèle avec la jonction Base Collecteur du transistor NPN qui lui est connecté, et n'apparaît pas sur le schéma complet.

Avant de passer aux simulations de ce composant, nous allons repérer, dans le schéma complet, où se trouvent la référence de tension et l'amplificateur, en analysant finement les étages à transistors.

1) Analyse du schéma interne du TL431

1.a) La référence de tension band gap.

Rappelons que dans les conditions de polarisation normale d'un transistor bipolaire, on a la relation générale : $I_C = I_S (\exp \frac{V_{BE}}{V_T})$, où I_S est le courant de saturation, $V_T = kT/q$, tension thermodynamique.

On déduit : $V_{BE} = V_T \ln (I_C/I_S)$.

Dans le montage ci-contre, nommé « band gap de Widlar »,

$$V_{BE1} - V_{BE2} \text{ s'écrit, par conséquence, } \Delta V_{BE} = V_T \ln \frac{I_{C1} I_{S2}}{I_{C2} I_{S1}}$$

Le terme I_S est proportionnel à la surface du transistor. En posant A_2, A_1

les aires respectives, on peut écrire : $\frac{I_{S2}}{I_{S1}} = \frac{A_2}{A_1}$, que l'on pose à r .

D'autre part, le schéma montre $\Delta V_{BE} = R_3 I_{C2}$, d'où $I_{C2} = \frac{V_T}{R_3} \ln (r \frac{I_{C1}}{I_{C2}})$

Pour finir, on peut admettre que $V_{BE1} = V_{BE3}$.

Le potentiel de sortie s'écrit alors : $V_O = V_{BE3} + R_2 I_{C2}$, soit : $V_{BE3} + V_T \frac{R_2}{R_3} \ln (r \frac{I_{C1}}{I_{C2}})$.

Remarquons que $U_{R1} = U_{R2}$, car soumis tous deux à $(V_O - V_{BE})$. Soit : $R_1 I_{C1} = R_2 I_{C2}$.

D'où : $\frac{I_{C1}}{I_{C2}} = \frac{R_2}{R_1}$. V_O s'écrit $V_{BE3} + V_T \frac{R_2}{R_3} \ln (r \frac{R_2}{R_1})$.

Une expression de V_O est alors $V_{BE3} + K V_T$. L'intérêt de cette structure est la stabilité en température : en choisissant K , on peut avoir la dérive de V_{BE} (qui décroît avec T) compensée par $K V_T$ (qui croît avec T). Les 2 lois étant différentes, la stabilité n'est que dans une plage limitée de température, usuellement au voisinage de la température ambiante, soit 25 °C.

Application numérique : $\frac{R_2}{R_1} = \frac{7,2 \text{ k}}{2,4 \text{ k}} = 3$. La surface de Q_2 est 1,75, celle de Q_1 est 1, soit $r = 1,75$.

Il vient $V_O = V_{BE3} + 26 \text{ mV} \times \frac{7200}{800} \ln (1,75 \times 3) = V_{BE3} + 0,39 \text{ V}$.

Si on suppose $V_{BE} \approx 0,7 \text{ V}$ (valeur usuelle), cela donne $V_O \approx 1,09 \text{ V}$.

1.b) Le schéma interne du TL431

Par $I_{C1} = 3 I_{C2}$, nous avons :

$$I_{R4} = I_{C1} + I_{C2} = 4 I_{C2}$$

Comme $R_2 I_{C2} = 0,39 \text{ V}$,

on déduit :

$$I_{C2} = 0,39 / 7,2 \text{ k} = 54 \mu\text{A}$$

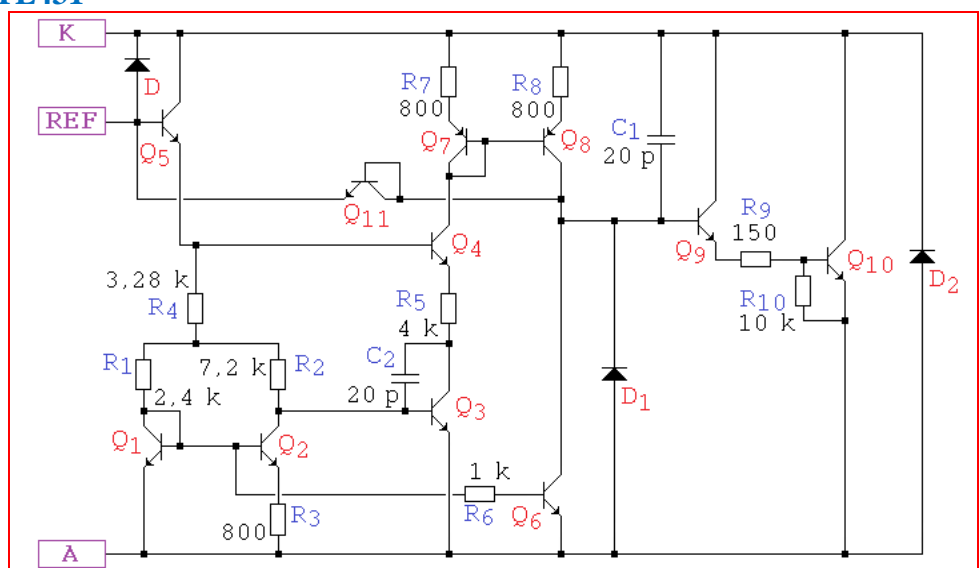
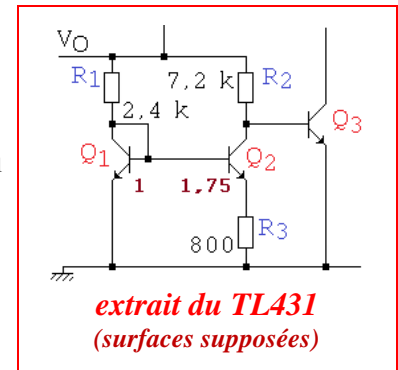
D'où :

$$U_{R4} = 3,28 \text{ k} \times 216 \mu\text{A} = 0,708 \text{ V}$$

En supposant $V_{BE} \approx 0,7 \text{ V}$, on peut déterminer V_{ref} :

$$\begin{aligned} V_{ref} &= V_O + U_{R4} + V_{BE} \\ &\approx 1,09 + 0,708 + 0,7 \\ &= 2,498 \text{ V} \end{aligned}$$

Dans ce cas, Q_{11} est une diode polarisée en inverse, car soumise à $1,2$ (par Q_9, Q_{10}) - $2,498 \approx -1,3 \text{ V}$.



L'étude précédente a montré que la référence de 2,5 V n'était possible que si un courant circulait dans R4, ce qui suppose le transistor Q5 polarisé en mode normal.

Texas Instrument donne les conditions nominales de polarisation, au travers cette figure 11 ci-contre :

Il est indiqué que la polarisation est pour $I_{KA} = 10 \text{ mA}$. D'ailleurs la source de tension doit être ajustée en conséquence pour répondre à cette condition.

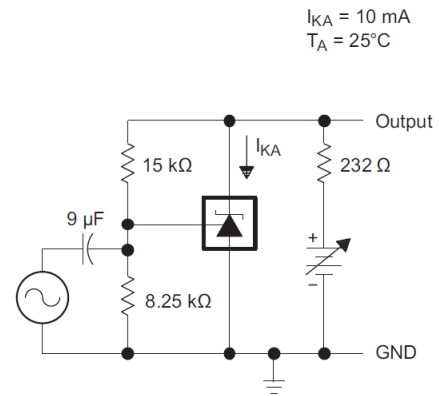


Figure 11. Test Circuit for Voltage Amplification

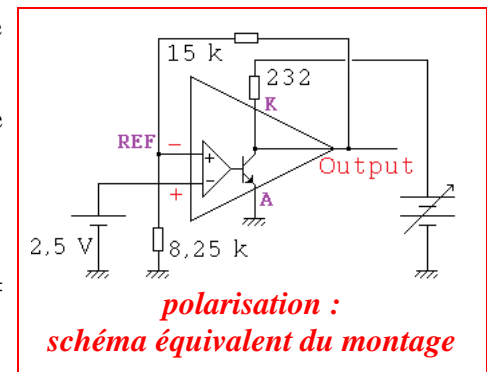
En fusionnant le schéma de principe du TL431 et ce schéma de polarisation, on arrive au montage ci-contre.

Présenté de la sorte, on reconnaît facilement le montage amplificateur non inverseur.

En **Output** (ou **K**), le potentiel théorique est :

$$2,5 (1 + 15 \text{ k} / 8,25 \text{ k}) = 7,04 \text{ V.}$$

En négligeant le courant circulant dans les résistances devant $I_{KA} = 10 \text{ mA}$, la tension d'alimentation de ce montage doit être réglée à : $7,04 + (232 \times 10 \text{ m}) = 9,36 \text{ V}$.

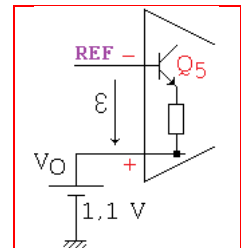


Remarquons pour finir que cette façon de représenter une référence interne de 2,5 V associé à un A. Op. (dont le signal d'erreur serait $\epsilon \approx 0$), est un modèle.

Dans le TL431, il n'y a pas d'étage d'entrée d'amplificateur opérationnel.

Le schéma plus exact est donné ci-contre. Rappelons que VO n'existe que si une tension est appliquée à VREF, pour faire circuler un courant dans Q5.

On reconnaît une entrée différentielle, tension d'erreur ϵ . En statique $\epsilon \approx -1,4 \text{ V}$.



1.c) L'étage amplificateur

Il nous reste à identifier l'électronique d'amplification. Simplifions dans un premier temps le schéma. Observons le TL431 sans contre réaction, avec $R = 232 \Omega$ en pull up sur le transistor de sortie.

Le signal à amplifier est sur l'entrée REF. Il doit être porté par une composante continue = 2,5 V pour polariser Q5. Ce dernier, monté en émetteur suiveur, ne participe pas à l'amplification dynamique.

L'amplification est réalisée en partie par Q4, polarisé par Q3, dont la base est à un potentiel constant, et qui agit en source de courant constant. Q4 commande le miroir de courant Q7, Q8, qui attaque Q9, Q10 montés en Darlington, représentés par Q19 ci-contre.

Q6, dont la base est à un potentiel constant, assure un courant constant.

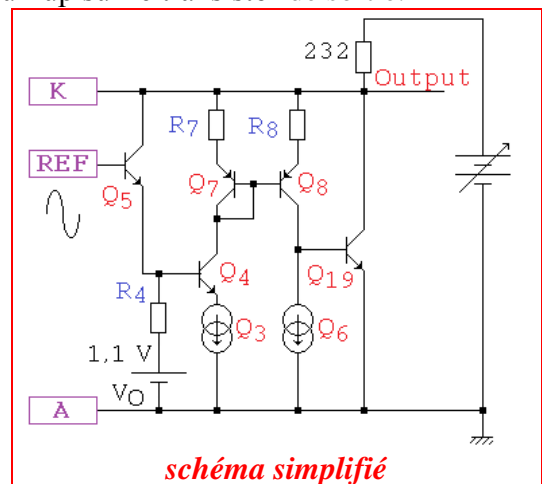


schéma simplifié

Fonctionnement : si V_{REF} croît, V_{B4} croît, I_{C4} croît, I_{C8} croît (fléchés descendant sur le schéma), I_{B19} croît car la source Q6 est constante, I_{C19} croît, V_K diminue.

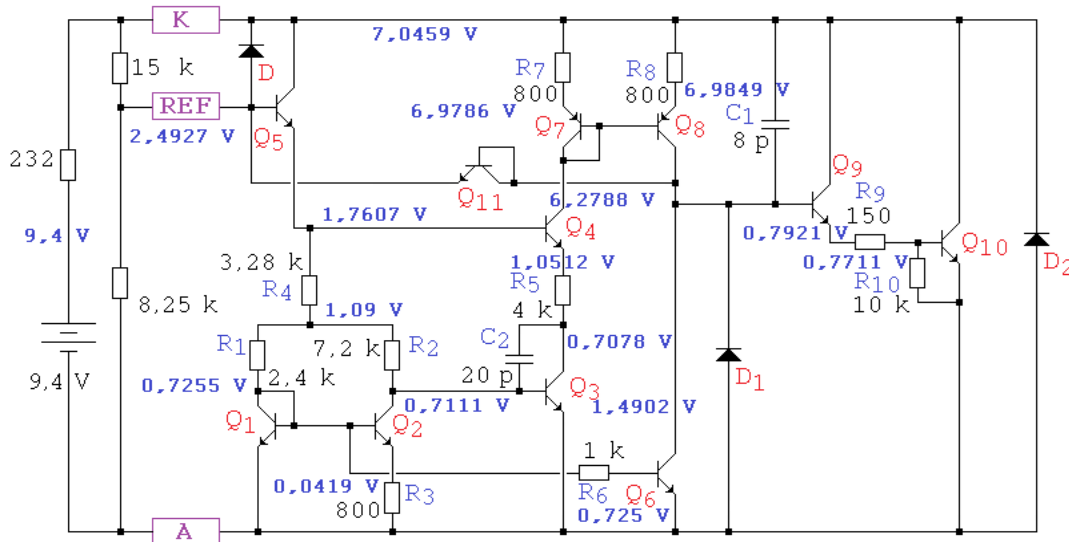
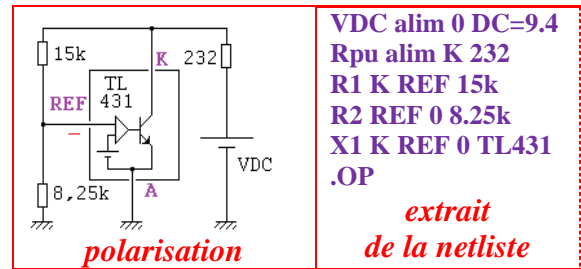
On a bien un amplificateur inverseur, où le deuxième étage d'amplification est l'émetteur commun Q19 chargé par 232 Ω. La valeur de l'amplification est directement liée à cette résistance.

Remarquons que Q4 n'est pas le « classique » émetteur commun sur charge active.

2) Simulations de validation du schéma du TL431 à 11 transistors

2.a) Polarisation

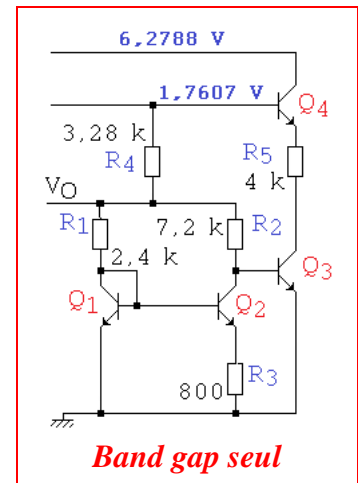
On reprend la figure 11 de la data sheet pour la simulation.
 Un run .OP montre qu'il faut VDC = 9,4 V pour avoir $I_{KA} = 10$ mA, ce qui est conforme à la prédétermination.
 Dans ce cas, le fichier de sortie indique :
 on a $V(K) = 7,0459$ V et $V(REF) = 2,4927$ V.
 De même, V_O , référence de tension bande gap de Widlar, donne 1,09 V (comme estimé).



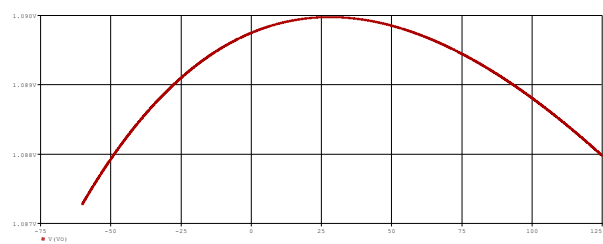
2.b) Simulation de la référence de tension band gag de Widlar

On se propose de vérifier le comportement en température du montage de la référence de tension uniquement.
 Pour ce faire, on crée un nouveau schéma en prélevant un extrait du TL431.
 On affecte un coefficient de température positif aux résistances, par le paramètre TC.
 On place 1,7607 V en base de Q_4 et 6,2788 V en collecteur de Q_4 comme mesuré dans l'analyse .OP du montage complet.
 On lance une analyse DC en faisant varier la température entre -60° à 125° .

.param TC=4.1e-3
 Valim K 0 DC=6.2788V
 VDC V 0 DC=1.7607V
 R4 V VO 3.28k
 Q4 K V EQ4 QN
 R5 EQ4 CQ3 4k
 R1 VO CQ1 2.4k TC={TC}
 R2 VO CQ2 7.2k TC={TC}
 Q1 CQ1 CQ1 0 QN 1
 Q2 CQ2 CQ1 EQ2 QN 1.75
 R3 EQ2 C 800 TC={TC}
 Q3 CQ3 CQ2 0 QN
 .OP
 .DC TEMP -60 125 10m
netliste indépendante

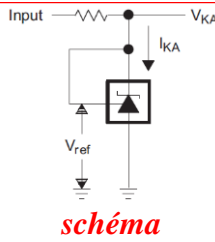


La valeur du coefficient de température TC dépend de la technologie et n'est pas mentionnée dans les datasheet. Ce coefficient s'applique aux résistances intégrées, et aux résistances d'accès des semi-conducteurs.
 La valeur de $4,1 \cdot 10^{-3}$ permet d'avoir le but recherché : au voisinage de 25°C , V_O conserve une valeur de 1,09 V à moins de 3 mV près.



Cet essai montre la stabilité thermique du montage band gap *uniquement*.

2.c) Dérive thermique du TL431 à $V_{KA} = V_{REF}$



schéma

Commentaires :

La stabilité de la référence de tension en fonction de la température est montrée – en autre- par la figure 1, par Texas. Elle donne l'évolution de la tension de référence (valeur nominale 2495 mV à 25 °C) selon la température, **dans le montage « suiveur »** (K et REF reliés). La dynamique (max – min) est environ 30 mV pour 185 °C.

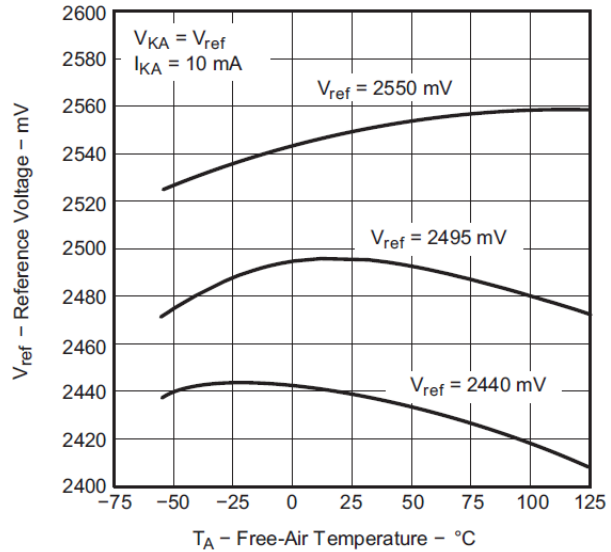


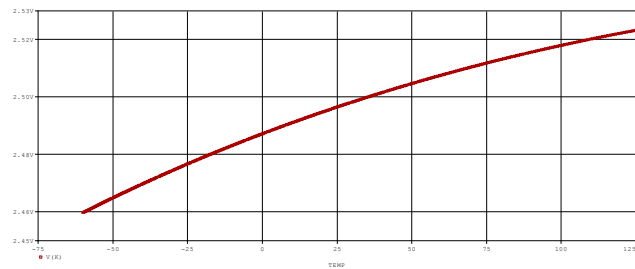
Figure 1. Reference Voltage vs Free-Air Temperature

On retrouve la caractéristique de la référence band gap : une dérive thermique la plus faible possible. Ici, il est montré, pour les 3 valeurs de Vref (max, typ, min) une faible variation, au voisinage de 25 °C.

On se propose de reproduire cette manipulation par la simulation Pspice en température de toute l'électronique du TL431. On conserve la valeur de TC = 4,1e-3

```
VDC alim 0 DC=5
Rpu alim K 232
X1 K K 0 TL431
.DC TEMP -60 125 10m
```

extrait de la netliste



la simulation Pspice donne un comportement différent que celui donné dans la data sheet

Commentaires :

On passe par le point [2,496 V ; 25° C]. Le courant I_{KA} est alors 10,78 mA. V_{ref} va de 2,46 V pour -60 °C, à 2,523 V pour 125 °C, soit + 63 mV pour un accroissement de 185 °C. Clairement, le phénomène de stabilisation thermique du TL431 n'est pas retrouvé.

Malgré plusieurs tentatives de différentes valeurs du coefficient de température TC, il n'a pas été possible d'avoir un comportement thermique similaire à celle donnée par Texas pour le TL431.

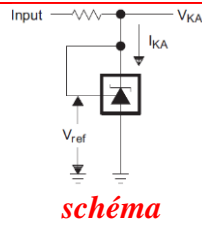
Une explication est la non validité des paramètres intervenant dans le modèle des transistors, ou des coefficients de température de résistance non identique selon leur constitution, ou des surfaces de transistors non respectées... Faute d'avoir des renseignements sur la technologie, on doit conclure que le modèle proposé dans cet article n'est pas valide pour le comportement en température.

Remarquons que Pspice ne connaît pas la température ambiante, mais la température de la puce. En statique, les 2 sont reliées par la loi d'ohm thermique : $\Delta\theta = R_{TH} P$. Ici, la puissance est 2,5 V x 10 mA = 25 mW. La résistance thermique Jonction-Ambiante est donnée dans la data sheet : par exemple 140 °/W pour le boîtier TO92. C'est à dire que 25 ° ambient signifie 25 + 140 x 25m = 28,5 °C au sein de la puce. Ce bref calcul montre que l'écart est négligeable. Il n'en serait pas de même en électronique de puissance où la température de la puce est bien plus élevée que la température ambiante.

2.d) Caractéristique de transfert statique

La caractéristique de transfert statique permet d'avoir la caractéristique $I_{AK} = f(V_{AK})$.

Sur une diode zener, c'est la caractéristique en inverse qui est intéressante, présentée usuellement, sur le 3ème quadrant.



schéma

Commentaires :

La caractéristique est sous forme « inversée » : $I_{KA} = f(V_{KA})$, donc sur le premier quadrant.

On reconnaît l'effet zener à 2,5 V. Le coude est très franc. La tension est maintenue à 2,5 V sur une très grande dynamique de courant.

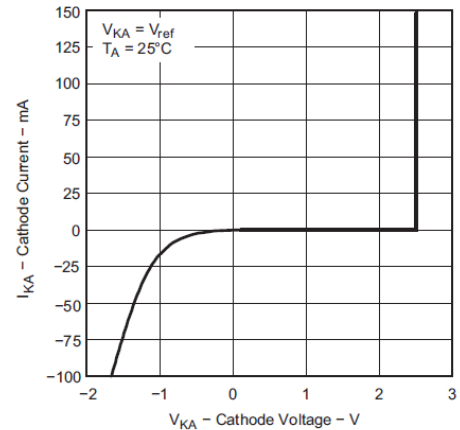


Figure 3. Cathode Current vs Cathode Voltage

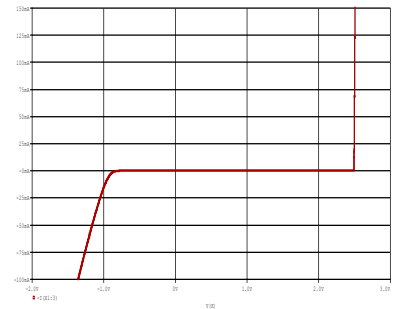
VDC alim 0 DC=9.4
Rpu alim K 232
X1 K K 0 TL431
.DC VDC -25 40 1m

extrait de la netliste

Commentaires

- L'allure globale est identique
- Une mesure entre 2 points donne la résistance dynamique : $\Delta V / \Delta I = 4,2942 \text{ mV} / 50,083 \text{ mA} \approx 0,086 \Omega$.

Trace Name	Y1	Y2	Y1 - Y2
X Values	2.5050	2.5007	4.2942m
-I(X1:3)	100.162m	50.079m	50.083m



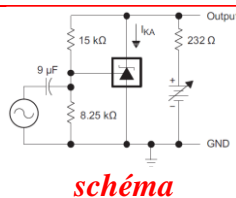
Valeur que l'on peut comparer à celle donné par Texas :

$ z_{KA} $	Dynamic impedance ⁽²⁾	See Figure 20	$V_{KA} = V_{ref}, f \leq 1 \text{ kHz}, I_{KA} = 1 \text{ mA to } 100 \text{ mA}$	0.2	0.5	Ω
------------	----------------------------------	---------------	--	-----	-----	----------

La résistance dynamique est très faible. Néanmoins, elle se dégrade si on exploite le TL431 en amplificateur et non en suiveur. On estime qu'elle est multipliée par $(1+R_1/R_2)$.

Dans le quadrant opposé, c'est la diode D_2 qui est passante. Un paramétrage indépendant de ce composant a permis de « coller » au mieux avec la caractéristique de Texas.

2.e) Amplification dynamique, réponse harmonique



schéma

Commentaires :

Texas propose ce schéma pour montrer la réponse harmonique de l'amplificateur. Ce montage est contre-réactionné.

L'amplificateur est équipé de 232 Ω de pull up.
Le condensateur de liaison de 9 μF coupe les basses fréquences ce qui réduit la bande passante.
La fréquence de transition est proche de 2 MHz.

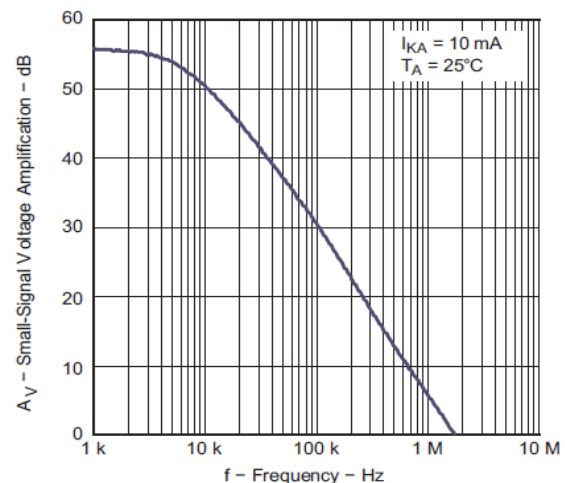


Figure 10. Small-Signal Voltage Amplification vs Frequency

Les renseignements donnés par Texas sont suffisants pour reproduire cet essai par la simulation.

VDC alim 0 DC=9.4
 Rpu alim K 232
 R1 K REF 15k
 R2 REF 0 8.25k
 X1 K REF 0 TL431
 Vin in 0 AC=1
 CIN in REF 9u
 .AC DEC 100 1k 10Meg

extrait de la netliste

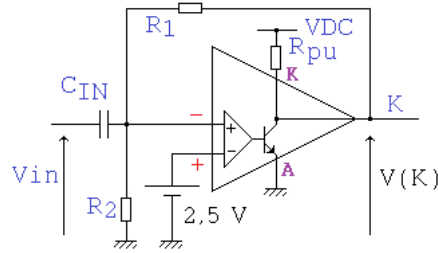
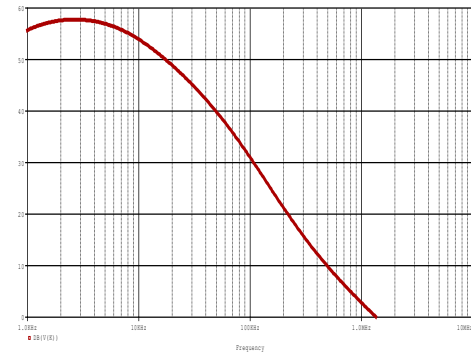


schéma équivalent



Commentaires

- ce run AC a été fait sur le point de polarisation du paragraphe 2.a)
- un run supplémentaire avec $C_{IN} \gg 9\mu F$ a permis d'accéder à l'amplification statique : 760 soit 57,6 dB.
- on retrouve une allure similaire : par exemple le passage à 30 dB à 100 kHz, la fréquence de transition au-delà de 1 MHz.
- En dynamique, la source continue 2,5 V se comporte comme un court-circuit, et le schéma équivalent peut se formaliser par les schémas blocs.

Le potentiel en e⁻ est, par superposition, la contribution de Vin [à V(K) = 0] + celle de V(K) [à Vin = 0].

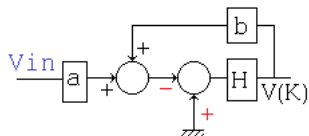


schéma bloc par le théorème de superposition

En première approximation :

a : pont diviseur de tension formé par C_{IN} , $(R_1//R_2)$ [V(K) = 0]

b : pont diviseur de tension formé par R_1 , $(R_2//C_{IN})$ [Vin = 0].

Pour des fréquences moyennes et hautes, « a » tend vers 1 et « b » tend vers 0. Il en résulte un schéma bloc simplifié.

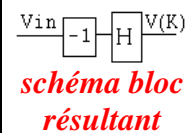
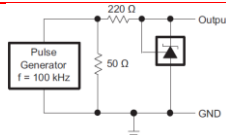


schéma bloc résultant

C'est donc la réponse harmonique du module de la chaîne directe qui est affichée.

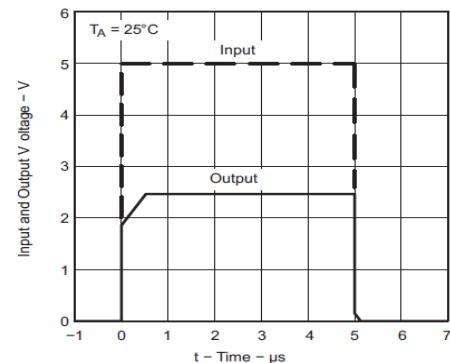
2.f) Réponse dynamique en boucle fermée



schéma

Commentaires :

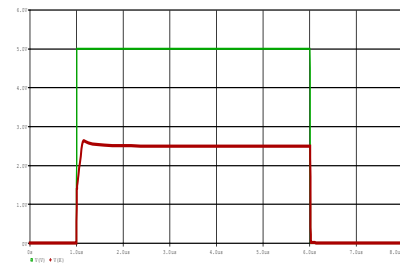
Cette expérience montre le temps que met le TL431 à « clamer » 2,5 V. On peut estimer à 0,5 μs ce temps de réponse. C'est plus lent qu'une zener, et est lié au courant de polarisation. Texas indique le schéma de test.



On applique un signal carré de 5 V sur le montage de régulation par zener.

Vin V 0 PULSE (0 5 1u 10n 10n 5u 10u)
 Rserie V K 220
 X1 K K 0 TL431
 .TRAN 1u 10u 0 1u

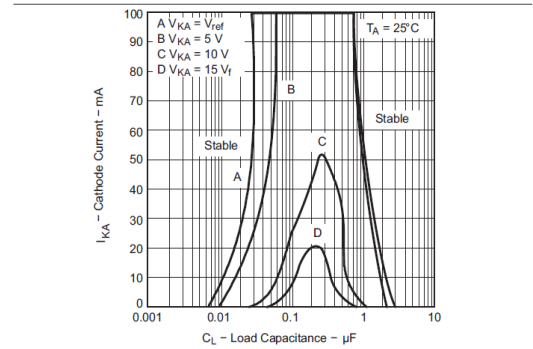
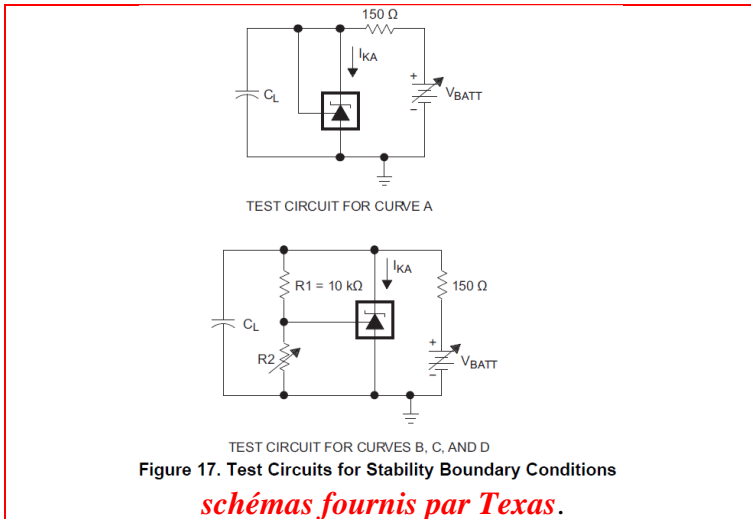
extrait de la netliste



Commentaires :

Dans cette simulation, on voit clairement la stabilisation à 2,5 V, comme attendu. Mais le régime transitoire issu de la simulation s'éloigne quelque peu de celle montrée par Texas. Néanmoins, en jouant sur le dimensionnement de certains transistors (Q₉ et Q₁₀ notamment), il est possible d'obtenir une bonne similitude, mais au détriment d'autres paramètres du TL431.

2.g) Limite de stabilité sur charge capacitive



The areas under the curves represent conditions that may cause the device to oscillate. For curves B, C, and D, R2 and V+ are adjusted to establish the initial V_{KA} and I_{KA} conditions, with C_L = 0. V_{BATT} and C_L then are adjusted to determine the ranges of stability.

Figure 16. Stability Boundary Conditions for All TL431 and TL431A Devices

Commentaires :

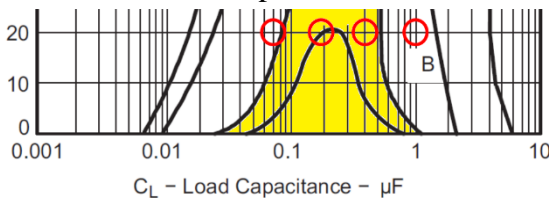
Le TL431 dispose d'un amplificateur interne. En utilisation « zener », il y a une boucle de rétroaction. Comme tout système bouclé, on peut craindre une instabilité, surtout sur charge capacitive.

Texas indique clairement dans quelle configuration de courant I_{KA}, d'une part, et de valeur de condensateur C_L, d'autre part, le système est stable ou instable.

Les caractéristiques de l'amplificateur sont liées au courant de polarisation I_{KA}. Cela explique pourquoi une situation peut être stable à 10 mA de polarisation, et instable à 50 mA. Par contre, les limites entre les zones stables et instables ont un profil impossible à expliquer. On peut remarquer qu'une faible variation de C_L peut faire basculer stable/instable.

Prenons le cas « C » pour I_{KA} = 20 mA.

D'après la figure 16, pour I_{KA} = 20 mA, nous aurons :



- stable pour C_L = 70 nF et 1 μF

- instable pour C_L = 0,2 μF et 0,4 μF (zone jaune)

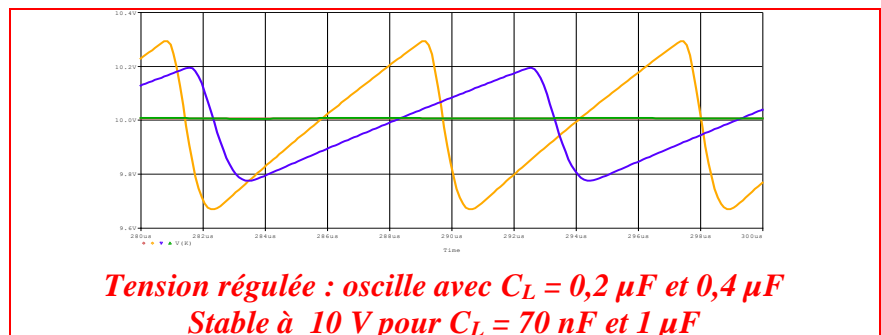
La tension de sortie V_{KA} doit être à 10 V. La valeur de R₁ est imposée à 10 kΩ.

Par $V_{KA} = V_{ref} \left(1 + \frac{R_1}{R_2}\right)$, on aboutit à R₂ = R₁/3, soit R₂ = 3,33 kΩ.

V_{BATT} = 13 V permet d'avoir I_{KA} = (13 - 10 / 150) = 20 mA, en négligeant le courant dans le pont R₁, R₂.

```
DC BATT 0 DC=13
Rpu BATT K 150
R1 K REF 10k
R2 REF 0 3.32k
X1 K REF 0 TL431
.param C=1u
CL K 0 {C} IC=10
.STEP param C list 0.07u 0.2u 0.4u 1u
.TRAN 0.1u 300u 0 0.1u
```

extrait de la netliste



On place une condition initiale pour provoquer une perturbation. Ici, une valeur de tension de sortie. Le montage réagit à ce stimulus, à t = 0, puis après quelques dizaines de μs, passe en mode entretenu :

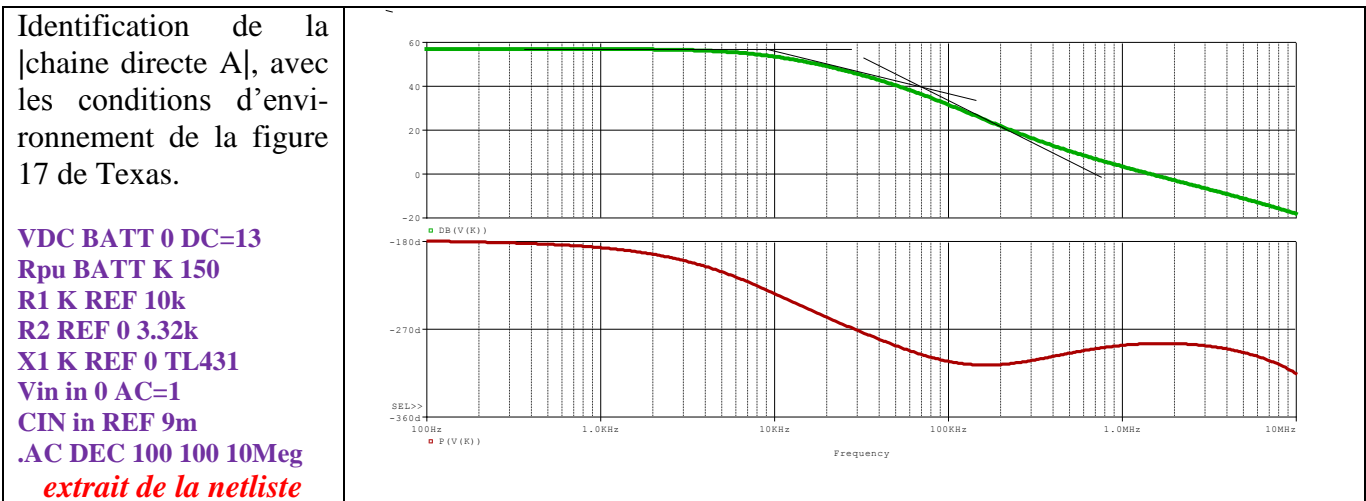
- On a un régime oscillatoire pour C_L = 0,2 μF (signal périodique à 121,2 kHz) ainsi qu'avec C_L = 0,4 μF (oscillation à 91,2 kHz).

- Par contre, pour C_L = 70 nF ou 1 μF, la tension V_{KA} se stabilise à 10 V.

Explications :

Utilisons le formalisme des systèmes bouclés, et travaillons en petits signaux pour linéariser.

Dans un premier temps, on peut identifier la chaîne directe qu'est la partie amplification du TL431 (équipée de $R_{pull\ up} = 150\ \Omega$). L'analyse AC suivante injecte un signal directement sur la borne REF. En affichant $V(K)$, on dispose de la réponse harmonique de l'amplification que l'on pose $A(jf)$.



En positionnant des pentes multiples de 20 dB/décade, on peut modéliser $A(jf)$ par $A_0 \frac{(1 + jf/f_3)}{(1 + jf/f_1)(1 + jf/f_2)}$ avec, en lisant sur le graphe : $A_0 = 692$, $f_1 \approx 9\text{ kHz}$, $f_2 \approx 70\text{ kHz}$, $f_3 \approx 400\text{ kHz}$, et ce pour des fréquences inférieures à 10 MHz.

On explique brièvement cette allure :

f_1 est apportée par C_1 , associé avec les impédances de Q_6 , Q_8 , Q_{11} , Q_9 .

f_2 et f_3 sont créées par C_2 placé entre base et collecteur de Q_3 .

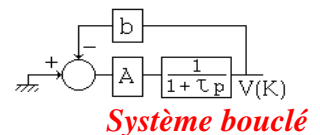
A noter également les capacités de jonction de tous les semi-conducteurs qui influent.

Dans la simulation qui montre l'instabilité, la sortie est chargée par le condensateur C_L qui apporte un

pôle supplémentaire à une fréquence $f_4 = \frac{1}{2\pi R C_L}$ avec $R = 150\ \Omega$.

Le retour est assuré par un pont diviseur R_1 , R_2 , dont la valeur numérique est 0,25, que l'on pose à b .

Dans cette étude de stabilité sur charge capacitive, il n'y a pas d'entrée. Il en résulte le schéma fonctionnel ci-contre :



Il en résulte une TBO(jf) qui s'écrit :

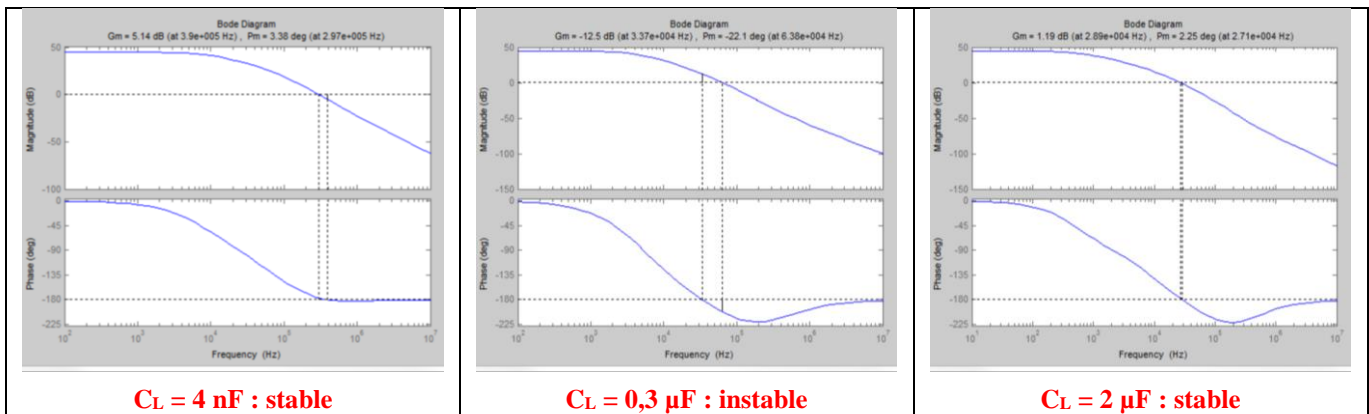
$$0,25 A_0 \frac{(1 + jf/f_3)}{(1 + jf/f_1)(1 + jf/f_2)(1 + jf/f_4)}$$

Le script Matlab suivant permet de vérifier la stabilité selon C_L :

```
f1 = 9e3 ;
f2 = 70e3 ;
f3 = 400e3 ;
A0 = 692 ;
R = 150 ;
C = 0.004e-6 ;
b = 0.25 ;
```

```
tau1 = 1/(2*pi*f1) ;
tau2 = 1/(2*pi*f2) ;
tau3 = 1/(2*pi*f3) ;
tau4 = R*C ;
A1 = TF([1],[tau1 1]) ;
A2 = TF([1],[tau2 1]) ;
A3 = TF([tau3 1],[1]) ;
A4 = TF([1],[tau4 1]) ;
TBO = A0*A1*A2*A3*A4*b ;
margin (TBO) ;
```

En modifiant la ligne « $C = \dots$ » dans le script Matlab, on obtient, par la commande margin :



$C_L = 4 \text{ nF}$ et $2 \mu\text{F}$: le système est à la limite de la stabilité, vu la très faible marge de phase.

$C_L = 0,3 \mu\text{F}$: le système est franchement instable, avec une marge de phase négative : -22° .

Bien que les valeurs numériques ne soient pas exactement celles de l'analyse transitoire de Pspice, on retrouve la même conclusion : pour C_L de valeur « intermédiaire » le système est instable.

Remarquons qu'en modifiant la tension V_{BATT} , on modifie le courant de polarisation et, si on reste dans le domaine instable, on modifie ainsi la fréquence. Ce montage peut agir en VCO. Il faut placer un étage de sortie (à haute impédance d'entrée) entre V_{KA} et l'utilisateur, pour ne laisser que C_L connecté sur V_{KA} .

Conclusion

Le modèle Pspice du TL431 à base du schéma à transistors n'est pas donné par les fabricants, qu'ils soient d'origine (Burr Brown à l'époque) ou seconde source.

Texas Instrument, qui donne pourtant des modèles Pspice de très nombreux circuits intégrés qu'il fabrique, reste discret sur ce TL431. Tout comme ON semiconductor, Texas se risque à donner un macromodèle (des composants et des sources de courant), alors, qu'en tant que fondeur, il dispose du schéma à transistors...

Notons en passant des erreurs dans la documentation de ON semiconductor, dans les explications de l'instabilité du TL431 sur charge capacitive.

La **bibliographie** donnée dans les pages suivantes montre que ce modèle du TL431 a intéressé au moins 3 personnes... Un merci à eux en passant pour leur recherche et la diffusion de leurs travaux.

Mon document apporte un élément de plus à cette enquête...

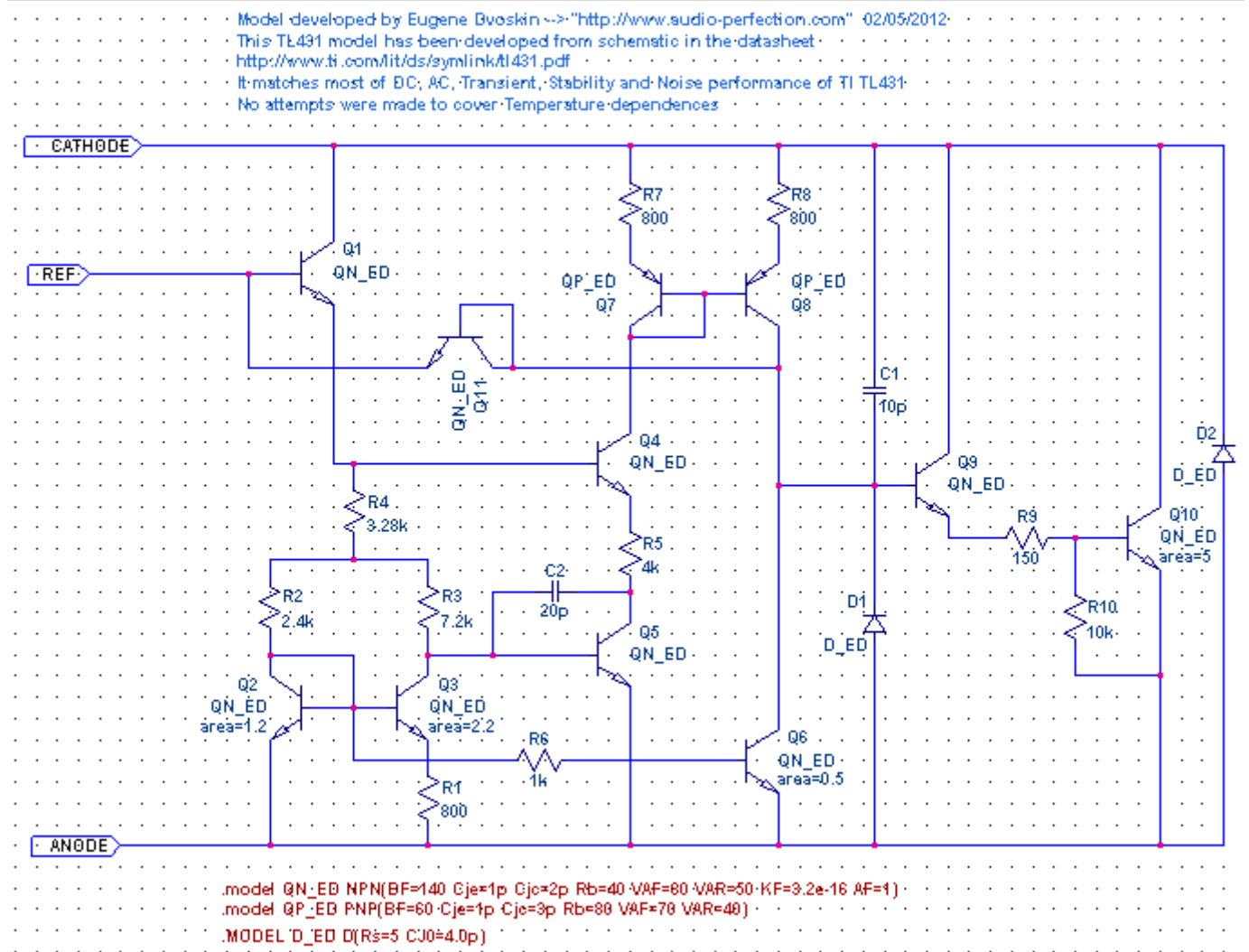
Bibliographie

a) Un merci à **Eugene Dvoskin**, qui sous <http://www.audio-perfection.com/> a donné des renseignements sur une étude personnelle du TL431.

J'ai exploité dans un premier temps son schéma

http://www.audio-perfection.com/wp-content/uploads/TL431ED_Model_Schematic.png qui donnait des renseignements, indispensables pour les simulations :

- les paramètres des modèles des transistors et diodes,
- les coefficients de surface de certains transistors (Q2, Q3, Q10 ci-dessous).



Par contre, **Eugene Dvoskin** a placé 10 pF en C₁ au lieu de 20 pF contrairement à ce que mentionne Texas ou ON Semiconductor. Une explication est donnée en page suivante.

Mais, en consultant d'autres sources (lire pages suivantes), j'ai modifié certaines surfaces de transistor, pour mieux coller à la documentation de Texas. Notons en passant, que ON Semiconductor donne des renseignements un peu différents (et avec des erreurs) dans leur datasheet.

b) Une mention particulière pour **Ken Shirriff**, qui a « déshabillé » le circuit intégré pour remonter au schéma interne.

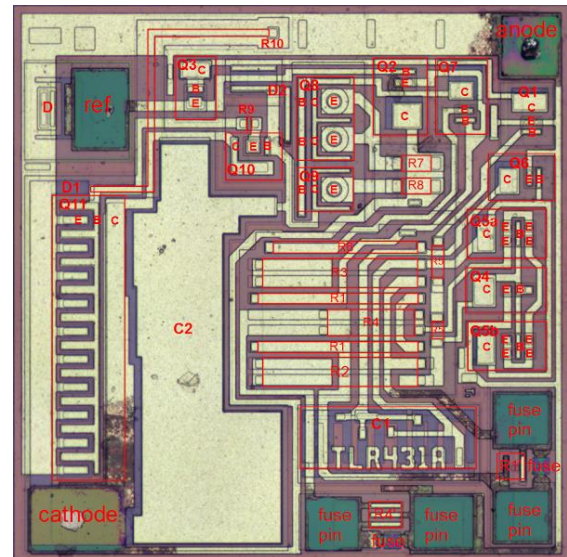
Il donne des renseignements sur son blog.

De dépassiver un circuit pour observer au microscope la puce n'est pas donné à tout le monde...

Néanmoins, **Ken Shirriff** a récupéré des photos de la puce du TL431 par le site « Zeptobars ». Cela coïncide avec ses propres observations faites avec son microscope.

Les surfaces des transistors ont donc été évaluées, ainsi que les résistances par leur dimension physique.

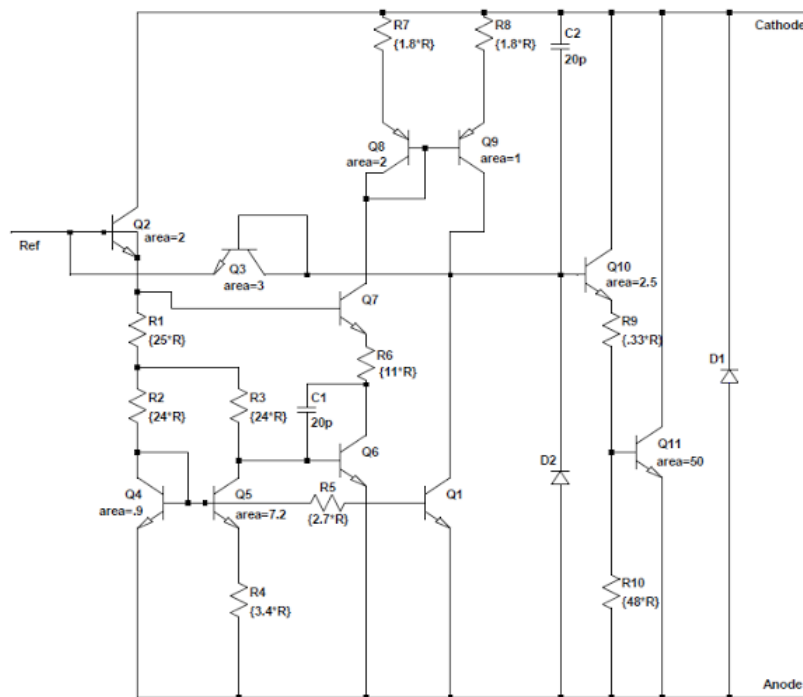
Ken Shirriff a analysé cette photo, et donne des explications très pédagogiques.



source : Zeptobars

Chapeau bas pour ce travail

<http://www.righto.com/2014/05/reverse-engineering-tl431-most-common.html>



Ken Shirriff attire l'attention sur le fait que le transistor de sortie est conçu de façon différente : c'est un montage « latéral » et non enterré comme les autres. De plus, il estime que $R = 100 \Omega$, en observant les dimensions physiques du die. Ce qui semble contradictoire avec les renseignements donnés par constructeurs du TL431. Autre contradiction, signalée par **Ken Shirriff** lui-même : les valeurs identiques de R_2 , R_3 dans la source de Widlar. De plus, 8 transistors sur 11 ont des surfaces différentes, ce qui, techniquement, peut être possible, mais est vraiment contradictoire avec **Eugene Dvoskin** et **Christophe Basso** (lire page suivante). Notamment le miroir de courant (Q_8 , Q_9 sur ce schéma) dimensionné pour que la sortie soit 2 fois plus faible que l'entrée.

Une bizarrerie : C_2 ne serait pas constitué comme C_1 , mais serait la capacité d'une diode en inverse. Sauf que dans ce cas, sa valeur est directement liée à la polarisation... Cela peut expliquer une valeur médiane de 10 pF donnée par **Eugene Dvoskin**. Et une réponse harmonique liée à la polarisation.

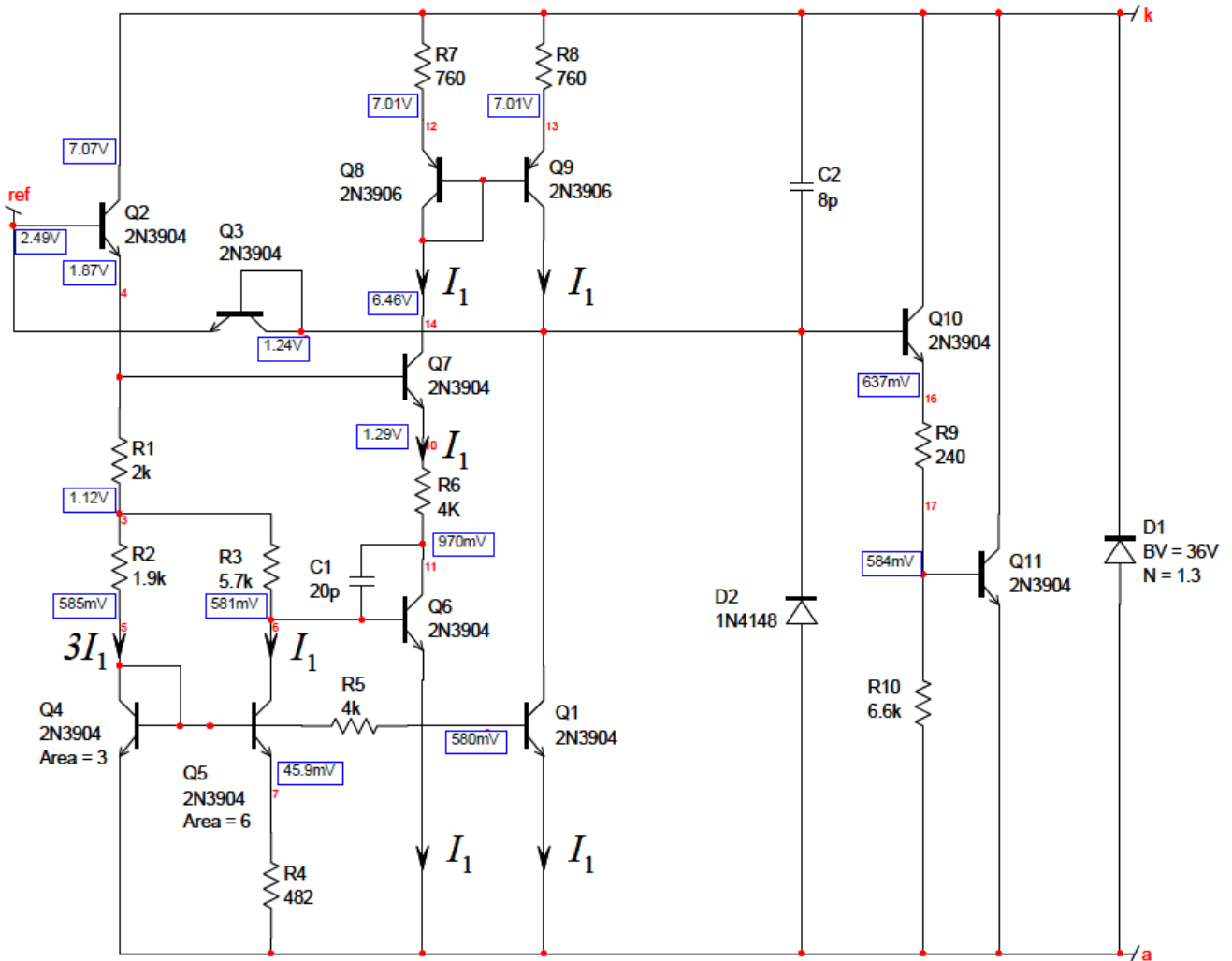
Le layout montre bien D, la diode entre Référence et Cathode, mais D n'apparaît pas sur le schéma. De plus, le layout montre que D_2 est de taille plus large que D_1 .

Une coquille de schéma : liaison Base Collecteur de Q_2 en trop.

c) Mes navigations sur internet m'ont amené à apprécier :

<https://cbasso.pagesperso-orange.fr/Downloads/Papers/The%20TL431%20in%20loop%20control.pdf>
 cité également par **Ken Shirriff** .

Christophe Basso explique le fonctionnement du TL431, au travers des transistors discrets (2N 3906 2N 3904), avec, par conséquence, des surfaces qui ne sont pas celles données par **Eugene Dvoskin** ni **Ken Shirriff**. Bien entendu, les valeurs numériques des résistances sont adaptées à ces transistors. A noter que la valeur de C₂ est également différente que celle donnée par Texas, ou ON Semiconductor. L'intérêt de ce site est d'avoir des résultats de simulation, comme ici la polarisation :



Sur ce schéma, ou plutôt cette étude, on a la source bandgap de Wildar avec un rapport 2 dans les surfaces de transistors, et un rapport 3 dans les courants (par $R_2 = R_3/3$).

Christophe Basso donne un renseignement sur la diode D1 : elle n'intervient que si le TL431 est utilisé en inverse, c'est à dire diode D1 en direct. Il précise zener de 36 V et un coefficient $N = 1,3$.

Annexe : netlist

La netliste ci-dessous permet de refaire les simulations : il suffit de décommenter les lignes concernées par chaque paragraphe de ce document :

<pre> TL431 * fichier TL431.cir .model QN npn (BF=140 CJE=1p Cjc=2p RB=40 VAF=80 VAR=50 KF=3.2e-16 AF=1) .model QP pnp (BF=60 CJE=1p Cjc=3p RB=80 VAF=70 VAR=40) .model D D (RS=5 CJO=4p) .model D1 D (RS=2 CJO=8p) .model D2 D (RS=3.5 CJO=4p N=1.3) * 2a) polarisation VDC alim 0 DC=9.4 Rpu alim K 232 R1 K REF 15k R2 REF 0 8.25k X1 K REF 0 TL431 .OP *2c) derive thermique VKA = VREF *VDC alim 0 DC=5 *Rpu alim K 232 *X1 K K 0 TL431 *.DC TEMP -60 125 10m *.OP * 2d) carac de transfert VKA = VREF *VDC alim 0 DC=9.4 *Rpu alim K 232 *X1 K K 0 TL431 *.DC VDC -25 40 1m * 2e) ampli AC *VDC alim 0 DC=9.4 *Rpu alim K 232 *R1 K REF 15k *R2 REF 0 8.25k *X1 K REF 0 TL431 *Vin in 0 AC=1 *CIN in REF 9u *.OP *.AC DEC 100 1k 10Meg * 2f) reponse dynamique BF *Vin V 0 PULSE (0 5 1u 10n 10n 5u 10u) *Rserie V K 220 *X1 K K 0 TL431 *.TRAN 1u 10u 0 1u * 2g) stabilité sur CL *VDC BATT 0 DC=13 *Rpu BATT K 150 </pre>	<pre> *R1 K REF 10k *R2 REF 0 3.32k *X1 K REF 0 TL431 *.param C=1u *CL K 0 {C} IC=10 *.STEP param C list 0.07u 0.2u 0.4u 1u *.TRAN 0.1u 300u 0u 0.1u * TBO du montage 2g *VDC BATT 0 DC=13 *Rpu BATT K 150 *R1 K REF 10k *R2 REF 0 3.32k *X1 K REF 0 TL431 *Vin in 0 AC=1 *CIN in REF 9m *.AC DEC 100 100 10Meg .param TC=4.1e-3 .SUBCKT TL431 K Ref A D Ref K D Q5 K Ref EQ5 QN R4 EQ5 VO 3.28k TC={TC} R1 VO CQ1 2.4k TC={TC} R2 VO CQ2 7.2k TC={TC} Q1 CQ1 CQ1 A QN Q2 CQ2 CQ1 EQ2 QN 1.75 R3 EQ2 A 800 TC={TC} Q3 CQ3 CQ2 A QN C2 CQ3 CQ2 20p Q4 CQ7 EQ5 EQ4 QN R5 EQ4 CQ3 4k TC={TC} R7 K EQ7 800 TC={TC} Q7 CQ7 CQ7 EQ7 QP 1.5 R8 K EQ8 800 TC={TC} Q8 CQ8 CQ7 EQ8 QP Q11 CQ8 CQ8 Ref QN R6 CQ1 BQ6 1k TC={TC} Q6 CQ8 BQ6 A QN .5 Q9 K CQ8 EQ9 QN 2.5 C1 CQ8 K 8p D1 A CQ8 D1 R9 EQ9 BQ10 150 TC={TC} Q10 K BQ10 A QN 10 R10 BQ10 A 10k TC={TC} D2 A K D2 .ENDS .PROBE .END </pre>
---	--

articles 1 à 43 : sur le livre

Tableau récapitulatif des articles PDF disponibles sur ce site

n°	titre	lien présentation	lien direct article
	Guide d'installation et d'emploi simplifié	présentation	document PDF
44	Exemples basiques et des exercices...	présentation	document PDF
45	Un exemple de circuit passif	présentation	document PDF
46	Un oscillateur Colpitts	présentation	document PDF
47	Compensation en fréquence des amplificateurs opérationnels	présentation	document PDF
48	Un amplificateur à transistors bipolaires	présentation	document PDF
49	Une bascule D Flip Flop CMOS	présentation	document PDF
50	Une porte XOR à transistors MOS	présentation	document PDF
51	Un VCO à 12 transistors MOS	présentation	document PDF
52	Une PLL à moins de 20 transistors MOS	présentation	document PDF
53	Un oscillateur à résistance négative	présentation	document PDF
54	Une charge électronique	présentation	document PDF
55	Un amplificateur en classe C	présentation	document PDF
56	Le monostable 74 123	présentation	document PDF
57	Un amplificateur en classe D	présentation	document PDF
58	Le transformateur en linéaire	présentation	document PDF
59	La loi d'ohm thermique	présentation	document PDF
60	Le transformateur en non linéaire	présentation	document PDF
61	Robustesse d'un oscillateur en anneau	présentation	document PDF
62	Une alimentation stabilisée	présentation	document PDF
63	Modélisation d'un haut-parleur	présentation	document PDF
64	Un synthétiseur de fréquence	présentation	document PDF
65	Un ampli audio de Sparkfun	présentation	document PDF
66	Simulation logique et analogique	présentation	document PDF
67	Un oscillateur à relaxation	présentation	document PDF
68	Lecteur de TAG RFID 125 kHz	présentation	document PDF
69	Diagramme de l'œil avec Pspice	présentation	document PDF
70	Un amplificateur hautes fréquences	présentation	document PDF
71	Une bizarrerie enfin expliquée...	présentation	document PDF
72	Comprendre le paramétrage de la FFT	présentation	document PDF
73	La relation de Bennett	présentation	document PDF
74	Simuler un circuit à plus de 20 transistors avec PSpice Eval	présentation	document PDF
75	Une horloge biphasé sans recouvrement	présentation	document PDF
76	Quelques simulations sur la diode	présentation	document PDF
77	Un ampli classe A, avec transformateur de sortie	présentation	document PDF
78	Des stimuli pour PSpice	présentation	document PDF
79	Simuler le TL431 : zener ajustable	présentation	document PDF
80	Un ADC flash	présentation	document PDF
81	Une chaîne d'acquisition : S&H, ADC, DAC	présentation	document PDF
82	Un amplificateur 50 MHz	présentation	document PDF
83	Un dérivateur non inverseur	présentation	document PDF
84	Un amplificateur bipolaire avec push pull CMOS	présentation	document PDF
85	Rôle des répéteurs logiques dans un circuit intégré	présentation	document PDF
86	Un driver logique CMOS pour charge 50 ohms	présentation	document PDF
87	Des triggers de Schmitt et des applications	présentation	document PDF
88	Un filtre gaussien analogique	présentation	document PDF
89	Un générateur de bruit rose	présentation	document PDF

90	Un anémomètre à fil chaud : simulation comportementale	présentation	document PDF
91	Un oscillateur à pont de Wien stabilisé par CTN	présentation	document PDF
92	L'emballement thermique d'une diode	présentation	document PDF
93	Les puissances dans un amplificateur	présentation	document PDF
94	Asservissement de puissance dans une résistance	présentation	document PDF
95	Asservissement de la puissance émise par une antenne radio	présentation	document PDF
96	Un driver de LED de puissance	présentation	document PDF
97	Exploiter Pspice pour simuler des filtres numériques	présentation	document PDF
98	Un filtre en cosinus surélevé avec Pspice	présentation	document PDF
99	Effet de la température sur un amplificateur en classe A	présentation	document PDF
100	Un amplificateur à transistors JFET et bipolaires	présentation	document PDF
Supplément, hors article :			
mon cours « Electronique pour les communications numériques », polycopié couleur 201 pages en pdf			

[retour à l'écran d'accueil de ce site](#)