

Utilisation de monostables

J'invite le lecteur à consulter le site pour des informations complémentaires.

Page d'accueil du site Internet :

[page d'accueil](#)

d'autres pdf, sur différents sujets :

[liste des PDE](#)

Un monostable est un montage qui possède 2 états de fonctionnement dont un seul est stable. Pour amener le circuit de l'état stable (repos) à l'état instable (actif), il est nécessaire de lui appliquer un signal de déclenchement. Pour illustrer son fonctionnement par la simulation Pspice, nous avons choisi d'exploiter le connu (et très ancien) 74_123.

1) Présentation du monostable 74_123

a) Le circuit physique

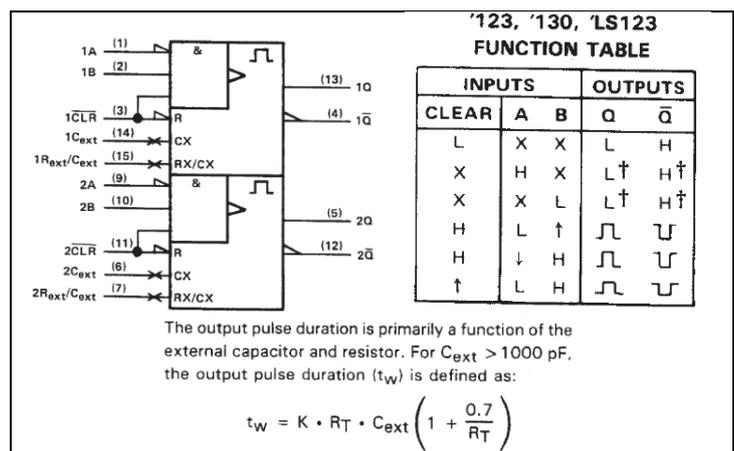
Les circuits du type xx123 existent depuis très longtemps, et sont déclinés en plusieurs technologies (TTL, HCT). Le fonctionnement est similaire qualitativement, mais ils ne sont pas compatibles pour autant. Nous allons exploiter la famille TTL, le 74_123 étant implanté dans la librairie eval.lib.

Dans un circuit intégré 74_123, il y a 2 monostables indépendants, partageant la même alimentation, placée en broche 16 (5 V) et broche 8 (0 V).

Chaque monostable a 2 sorties Q et \bar{Q} .

Le signal de déclenchement du 74_123 est un front, montant ou descendant selon les connexions réalisées.

La table de vérité indique toutes les possibilités :



- Si l'entrée CLEAR est au niveau bas, cela impose $Q = 0$ et donc $\bar{Q} = 1$, quel que soit l'état des autres entrées. C'est une entrée de forçage, asynchrone (indépendant du temps), active bas.

- Si l'entrée A est bloquée à 1, la sortie Q est bloquée à 0.

- Si l'entrée B est bloquée à 0, la sortie Q est bloquée à 0.

Le fonctionnement en mode monostable est indiqué sur les 3 dernières lignes :

- La quatrième ligne indique qu'une impulsion est déclenchée sur front montant de B, si $A = 0$, et CLEAR inactif.

- La cinquième ligne indique qu'une impulsion est déclenchée sur front descendant de A, si $B = 1$, et CLEAR inactif.

- La dernière ligne indique qu'un front montant sur CLEAR peut également déclencher l'impulsion, si $A = 0$ et $B = 1$.

La durée de l'état instable est paramétrée par les valeurs numériques d'un circuit R_{ext} C_{ext} que l'on doit placer à l'extérieur. Pour $C_{ext} > 1$ nF, l'équation qui donne la durée de l'impulsion est :

$$t_w = K R_{ext} C_{ext} \left(1 + \frac{0.7}{R_{ext}} \right), \text{ avec } K = 0,28, C_{ext} \text{ en pF et } R_{ext} \text{ en k}\Omega. \text{ Dans ces conditions } t_w \text{ est en ns.}$$

Le 74_123 est réenclenchable (retriggerable), c'est-à-dire que si un nouveau front actif se présente durant l'impulsion, cette dernière est prolongée d'une nouvelle durée entière.

b) Le circuit simulé

Le modèle du circuit est dans eval.lib. Il représente un seul monostable, donc un demi du 74_123. Il faut donc faire appel à 2 sous-circuits pour simuler un 74_123 exploité complètement. Le modèle ne décrit pas le circuit intégré au niveau transistor, mais au niveau bascule : c'est donc un modèle comportemental, et non un modèle électrique.

Remarque : la durée de l'impulsion n'est pas calculée par Pspice car les broches sur lesquelles on connecte la résistance et le condensateur sont ignorées.

```
* 74123 Retriggerable Monostable Multivibrator
* The TTL Data Book, Vol 2, 1985, TI
* rbh 06/14/91 Created
* rbh 06/02/92 Added dummy R/C pins
* Notes:
* 1. The CEXT and REXT/CEXT pins are not functional. The output
* pulse width, tw(out), is controlled with the PULSE subcircuit
* parameter. Note that this means that the pulse width is FIXED for
* the duration of the simulation. You can specify this value in the
* subcircuit call, e.g. X1 ... 74123 PARAMS: PULSE=1us
```

Il faut donc **intervenir dans le modèle** pour placer la durée de l'impulsion.

Il a été choisi de placer en paramètre les valeurs de R_{ext} C_{ext} pour chaque monostable, et de faire calculer par Pspice la durée correspondante par l'équation (les valeurs numériques

étant maintenant en S.I.) :

$$t_w = 0,28 R_{ext} C_{ext} \left(1 + \frac{700}{R_{ext}}\right)$$

```
.param R1 = 6.8k
Rx1 8 15 {R1}
.param C1 = 4.7n
Cx1 15 14 {C1} ;
.param duree1 = {0.28*R1*C1*(1+700/R1)}
.param R2 = 1k
Rx2 8 150 {R2}
.param C2 = 33n
Cx2 150 140 {C2}
.param duree2 = {0.28*R2*C2*(1+700/R2)}
extraits de la netlist
```

Remarquons que cette façon artificielle de calculer la durée de l'impulsion permet d'échapper à la condition $C_{ext} > 1 \text{ nF}$ qu'impose le circuit intégré réel.

2) Simulation

On a choisi de placer 2 monostables, le premier déclenché sur front montant, le deuxième sur front descendant. On les place en cascade, le monostable 2 est déclenché par le monostable 1. Et pour vérifier la « retriggerabilité », on place 2 fronts successifs sur la commande du premier monostable. Cela permet, en un seul run, de tester de façon significative les monostables.

Le niveau du signal de commande est de 3,5 V (compatible TTL).

Nous utilisons les sorties Q, et on n'exploite pas les sorties \bar{Q} .

VCC = 5 V

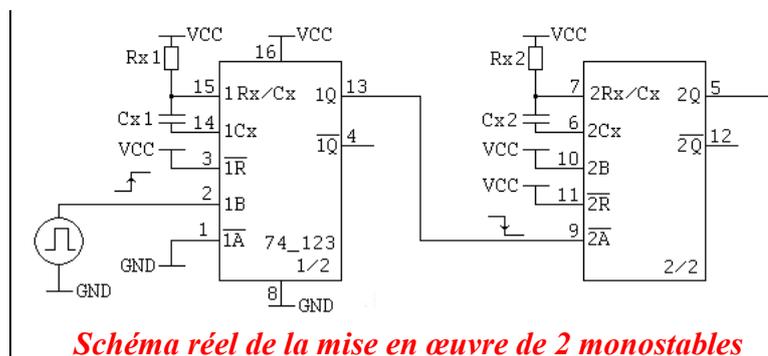
Rx1 = 6,8 kΩ Rx2 = 1 kΩ

Cx1 = 4,7 nF Cx2 = 33 nF

L'application numérique donne :

$t_{w1} = 9,87 \mu\text{s} \approx 10 \mu\text{s}$.

$t_{w2} = 15,7 \mu\text{s} \approx 15 \mu\text{s}$.



Pour visualiser les signaux logiques (sorties 1Q et 2Q) sur le même plot que les traces analogiques, il a été ajouté, dans la netliste, des résistances de pull down sur les sorties 1Q et 2Q. Elles n'ont aucun rôle sur le plan électronique, mais permet de visualiser des volts, et non des états binaires.



Pour une meilleure lisibilité, les courbes sont présentées décalées verticalement, mais sont, en fait, de même niveau 0 V, 3,5 V

La source d'entrée V_{in} est du type PWL : cette source, qui permet de former n'importe quelle forme d'onde point par point, convient pour décrire le double pulse.

Interprétation :

Début de chronogramme :

Le premier front montant lance l'impulsion de $\approx 10 \mu\text{s}$. La descente de cette impulsion déclenche le monostable suivant, de durée $\approx 15 \mu\text{s}$. Une autre façon de lire le chronogramme : on a créé, en 2Q, une impulsion de durée $15 \mu\text{s}$, $10 \mu\text{s}$ après le front montant du signal d'entrée.

Milieu du chronogramme :

Le signal de commande est volontairement dédoublé, un deuxième front montant se présente pendant t_{w1} , ici $5 \mu\text{s}$ après le premier front. L'impulsion résultante ne fait plus $10 \mu\text{s}$, mais $10 \mu\text{s} + 5 \mu\text{s} = 15 \mu\text{s}$. C'est la propriété d'être « retriggerable » (redéclenchable). Le monostable suivant réalise toujours une impulsion de $15 \mu\text{s}$ sur le front descendant de 1Q.

Fin du chronogramme :

Il s'agit de vérifier que le front descendant de V_{in} est bien sans effet : il s'effectue ici bien après t_{w1} , ce qui ne modifie pas 1Q. On conclue que quelle que soit sa position, (pendant ou après l'impulsion générée), cela n'a aucune conséquence. Bien entendu, il faut respecter une durée minimale en V_{in} pour que le monostable déclenche.

3) Conclusion

Les monostables sont des circuits qui sont encore utilisés. Ce document a rappelé la mise en œuvre du 74_123, au travers la simulation. La modélisation de ce circuit proposée dans eval.lib nécessite une lecture de la datasheet et de placer une valeur numérique dans la netlist. Par cette intervention, la simulation aboutit et montre le bon fonctionnement du monostable.

articles 1 à 43 : sur le livre

Tableau récapitulatif des articles PDF disponibles sur ce site

n°	titre	lien présentation	lien direct article
	Guide d'installation et d'emploi simplifié	présentation	document PDF
44	Exemples basiques et des exercices...	présentation	document PDF
45	Un exemple de circuit passif	présentation	document PDF
46	Un oscillateur Colpitts	présentation	document PDF
47	Compensation en fréquence des amplificateurs opérationnels	présentation	document PDF
48	Un amplificateur à transistors bipolaires	présentation	document PDF
49	Une bascule D Flip Flop CMOS	présentation	document PDF
50	Une porte XOR à transistors MOS	présentation	document PDF
51	Un VCO à 12 transistors MOS	présentation	document PDF
52	Une PLL à moins de 20 transistors MOS	présentation	document PDF
53	Un oscillateur à résistance négative	présentation	document PDF
54	Une charge électronique	présentation	document PDF
55	Un amplificateur en classe C	présentation	document PDF
56	Le monostable 74 123	présentation	document PDF
57	Un amplificateur en classe D	présentation	document PDF
58	Le transformateur en linéaire	présentation	document PDF
59	La loi d'ohm thermique	présentation	document PDF
60	Le transformateur en non linéaire	présentation	document PDF
61	Robustesse d'un oscillateur en anneau	présentation	document PDF
62	Une alimentation stabilisée	présentation	document PDF
63	Modélisation d'un haut-parleur	présentation	document PDF
64	Un synthétiseur de fréquence	présentation	document PDF
65	Un ampli audio de Sparkfun	présentation	document PDF
66	Simulation logique et analogique	présentation	document PDF
67	Un oscillateur à relaxation	présentation	document PDF
68	Lecteur de TAG RFID 125 kHz	présentation	document PDF
69	Diagramme de l'œil avec Pspice	présentation	document PDF
70	Un amplificateur hautes fréquences	présentation	document PDF
71	Une bizarrerie enfin expliquée...	présentation	document PDF
72	Comprendre le paramétrage de la FFT	présentation	document PDF
73	La relation de Bennett	présentation	document PDF
74	Simuler un circuit à plus de 20 transistors avec PSpice Eval	présentation	document PDF
75	Une horloge biphase sans recouvrement	présentation	document PDF
76	Quelques simulations sur la diode	présentation	document PDF
77	Un ampli classe A, avec transformateur de sortie	présentation	document PDF
78	Des stimuli pour PSpice	présentation	document PDF
79	Simuler le TL431 : zener ajustable	présentation	document PDF
80	Un ADC flash	présentation	document PDF
81	Une chaîne d'acquisition : S&H, ADC, DAC	présentation	document PDF
82	Un amplificateur 50 MHz	présentation	document PDF
83	Un dérivateur non inverseur	présentation	document PDF
84	Un amplificateur bipolaire avec push pull CMOS	présentation	document PDF
85	Rôle des répéteurs logiques dans un circuit intégré	présentation	document PDF
86	Un driver logique CMOS pour charge 50 ohms	présentation	document PDF
87	Des triggers de Schmitt et des applications	présentation	document PDF
88	Un filtre gaussien analogique	présentation	document PDF
89	Un générateur de bruit rose	présentation	document PDF

90	Un anémomètre à fil chaud : simulation comportementale	présentation	document PDF
91	Un oscillateur à pont de Wien stabilisé par CTN	présentation	document PDF
92	L'emballement thermique d'une diode	présentation	document PDF
93	Les puissances dans un amplificateur	présentation	document PDF
94	Asservissement de puissance dans une résistance	présentation	document PDF
95	Asservissement de la puissance émise par une antenne radio	présentation	document PDF
96	Un driver de LED de puissance	présentation	document PDF
97	Exploiter Pspice pour simuler des filtres numériques	présentation	document PDF
98	Un filtre en cosinus surélevé avec Pspice	présentation	document PDF
99	Effet de la température sur un amplificateur en classe A	présentation	document PDF
100	Un amplificateur à transistors JFET et bipolaires	présentation	document PDF
Supplément, hors article :			
mon cours « Electronique pour les communications numériques », polycopié couleur 201 pages en pdf			

[retour à l'écran d'accueil de ce site](#)