

Quelques simulations à but pédagogique autour de la diode

J'invite le lecteur à consulter le site pour des informations complémentaires.

Page d'accueil du site Internet : [page d'accueil](#)

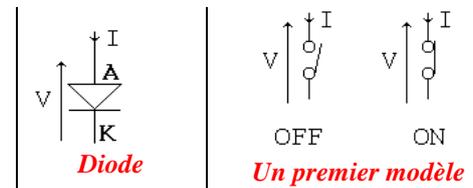
d'autres pdf, sur différents sujets : [liste des PDF](#)

Cet article montre quelques simulations qui corroborent la théorie autour de la diode. On ne montre pas ici des applications autour de la diode, mais on attache l'importance sur la modélisation de la diode.

Rappels sur la diode

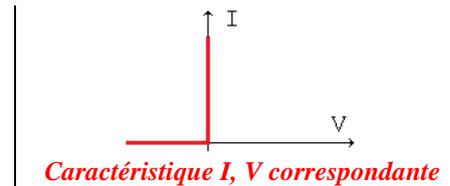
En « **grands signaux** », une diode peut être modélisée par un interrupteur :

- se ferme si V devient positif (et la diode impose $V = 0$)
- s'ouvre si I devient négatif (et la diode impose $I = 0$).



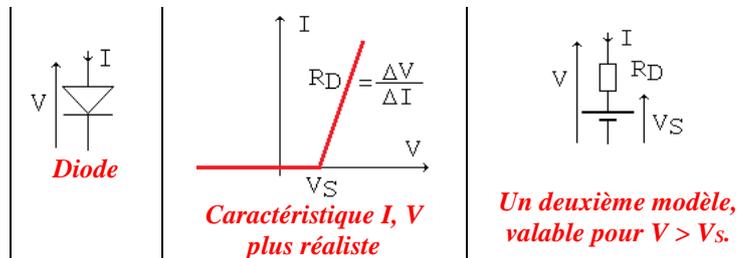
Cette modélisation est exploitée pour analyser le fonctionnement des diodes en « redressement ».

Le comportement de la diode se résume alors à la caractéristique suivante :



Toujours en grands signaux, on peut affiner le modèle de la diode en tenant compte d'une « tension de seuil » V_S , et d'une résistance directe R_D :

Le schéma équivalent de la diode montre une f.c.e.m. V_S , et une résistance en série.



Le domaine de validité de ce modèle est pour la tension appliquée V supérieure à V_S . Si V est inférieure, le modèle est l'interrupteur ouvert.

- Une valeur habituelle pour V_S est de 0,6 V à 0,7 V. On peut en tenir compte pour chiffrer la chute de tension dans un redresseur. Appelée parfois tension de déchet.

- La valeur de R_D est liée à la technologie, au courant etc., mais est souvent bien inférieure à 1 Ω. Si le courant est faible, on peut négliger la chute de tension occasionnée et estimer que $R_D \rightarrow 0$.

En fait, la physique du semi-conducteur, dans une jonction PN, est telle que la loi du courant en fonction de la tension obéit à la loi de Shockley :

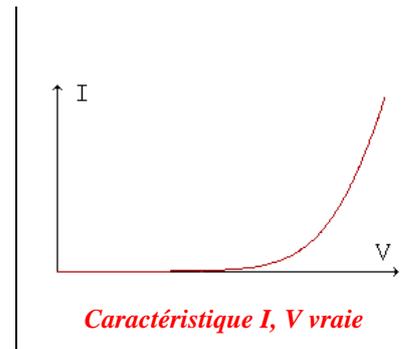
$$I = I_S [\exp(V/nV_T) - 1] .$$

Dans une zone où $\exp(V/nV_T) \gg 1$, on peut écrire :

$$I = I_S \exp(V/nV_T) .$$

I_S (en A) et n (sans dimension) sont propres à chaque diode.

$V_T = kT/q$, tension thermodynamique (en V).



Modèle en « **petits signaux** »

On fixe un point de polarisation dans le premier quadrant, et on suppose que l'on travaille « en dynamique », autour de ce point de polarisation. Les coordonnées de ce point de repos sont I_0, V_0 .

Rappels :

« dynamique » signifie signaux rapides pour considérer que chaque tension continue constante se comporte comme un court-circuit (idem pour les condensateurs de forte valeur).

« petits signaux » signifie que ces variations sont de faible amplitude et que l'on peut linéariser une caractéristique. Ici, la loi de Shockley peut être remplacée, localement, par une droite.

Usuellement, on utilise l'écriture minuscule en petits signaux. Mais Pspice ne distingue pas les minuscules des majuscules, ce qui est regrettable.

En dérivant I par rapport à V , on a, en exploitant $I = I_S \exp(V/nV_T)$:

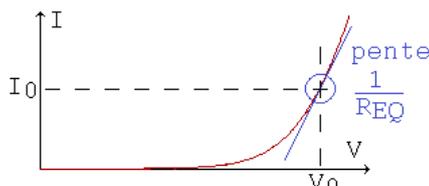
$$dI/dV = (I_S/nV_T) \exp(V/nV_T)$$

La valeur de cette dérivée, au point de polarisation, est :

$$(I_S/nV_T) \exp(V_0/nV_T) = I_0/nV_T$$

Dans une **zone linéarisée**, on peut écrire :

$$\Delta I/\Delta V = dI/dV$$



Au voisinage d'un point de polarisation, on peut linéariser la loi en exponentielle.



Un modèle dynamique, valable autour d'un point de fonctionnement

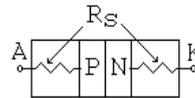
Ce qui signifie que localement, autour du point de fonctionnement (établi par la polarisation), la diode se comporte comme une résistance dont la valeur $\Delta V/\Delta I$ est nV_T/I_0 que Pspice pose à REQ .

La **résistance d'accès**.

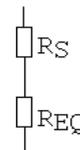
Indépendamment de la notion petits ou grands signaux, on remarque qu'entre les broches de la diode (A, K) et la jonction PN interne, il y a une (très faible) résistance d'accès, nommée R_S par Pspice.

Sa valeur est donnée par le fabricant de la diode.

On peut donc affiner les modèles en ajoutant R_S en série.



R_S : Résistance d'accès



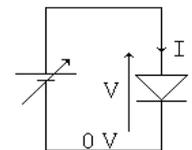
Modèle équivalent résultant en petits signaux. R_S est une résistance physique, REQ est un être mathématique.

2) Simulations autour de la diode

2.1) Caractéristique statique

On se propose de tracer la caractéristique statique $I_D = f(V_D)$ d'une diode.

Le schéma simulé montre une source de tension réglable qui alimente directement la diode en direct. Cette façon de faire est à exclure en pratique car, sans résistance de protection en série, on prend le risque de faire circuler un courant excessif dans la maille.

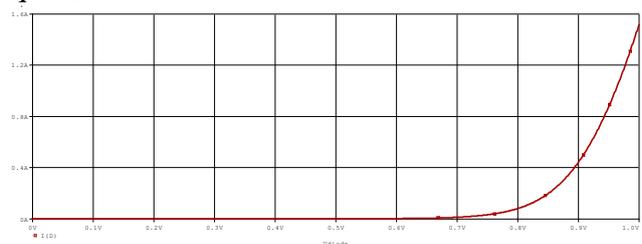


La netliste ci-dessous permet de tracer la caractéristique I, V de la diode 1N4002 :

```

caracteristique directe
* fichier diode.cir
.lib eval.lib
Vdiode 1 0 DC 0.894
D 1 0 D1N4002 ; diode de redressement
.OP
.DC Vdiode 0 1 1m ; increment de 1 mV
.probe
.end
    
```

Netliste, prête à simuler



Caractéristique $I = f(V)$ de la diode 1N4002

Commentaires :

- La diode 1N4002 est appelée D1N4002 dans eval.lib.
- La directive **.DC** est un balayage continu de la tension Vdiode. Ici de 0 V à 1 V, par pas de 1 mV.
- Après le run, la variable placée en abscisse est la tension Vdiode. On demande en ordonnée I(D).
- On remarque qu'à 1 V le courant atteint 1,5 A > I_{max} de la 1N4002 (1 A). A ce niveau de courant, la simulation et la réalité sont éloignées...

2.1) Modèle grands signaux

De la simulation précédente, on peut affecter un modèle équivalent formé de R_D, V_S.

On place, à la main, une droite qui "colle" à la caractéristique.

Bien entendu, il n'y a pas de solution unique.

Par exemple, ici, on "lit" :

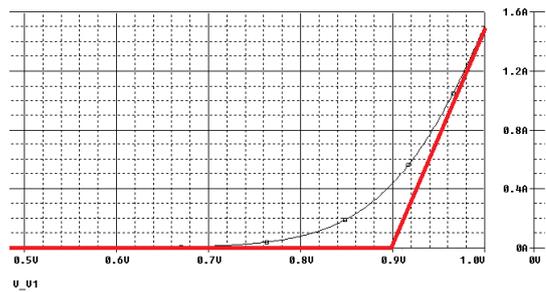
V_S (le point anguleux) : 0,9 V

et :

ΔI_D = 1,2 A ; ΔV_I = 0,8 V

La pente est : ΔI_D/ΔV_D ≈ 1,2/0,08 = 15 Ω⁻¹.

Soit R_D = 0,066 Ω. R_D inclut R_S.



2.2) Modèle petits signaux

On choisit arbitrairement un point de polarisation.

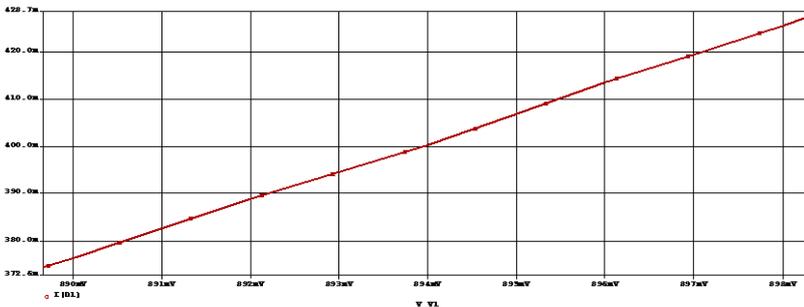
Par exemple, I₀ = 0,4 A.

On place le curseur à 400 mA : On mesure : V₀ = 894 mV.

X Values	893.945m
I(D1)	400.000m

En zoomant, on mesure la pente pour en déduire R_{EQ} + R_S.

Au voisinage de I = 400mA :



Trace Name	Y1	Y2	Y1 - Y2
X Values	897.074m	890.595m	6.4790m
I(D1)	419.969m	379.996m	39.973m

$$\Delta V / \Delta I : (6,479 \text{ mV}) / (39,973 \text{ mA}) = 162 \text{ m}\Omega = R_{EQ} + R_S$$

On peut retrouver la valeur de R_{EQ}, pour cette valeur de polarisation, par lecture du fichier de sortie, résultat de l'analyse OP.

Ce fichier de sortie (diode.out) rappelle un extrait de eval.lib :

On peut lire, entre autres, quelques paramètres du modèle de la 1N4002

(fournis par le constructeur de la diode) :

I_S = 14,11 nA ; n = 1,984 ; R_S = 33,89 mΩ.

On déduit R_{EQ} = 162 – 33,89 = 128,11 mΩ.

```

D1N4002
IS      14.110000E-09
N       1.984
ISR    100.000000E-12
IKF     94.81
BV      100.1
IBV     10
RS      .03389
TT      4.761000E-06
CJO    51.170000E-12
VJ      .3905
M       .2762
    
```

Valeur que l'on retrouve, plus loin dans le fichier de sortie, calculée cette fois par Pspice :

courant ID : 401 mA

tension VD : 894 mV (valeur imposée dans diode.cir)

résistance R_{EQ} : 128 mΩ

```

NAME    D
MODEL   D1N4002
ID      4.01E-01
VD      8.94E-01
REQ     1.28E-01
CAP     3.71E-05
    
```

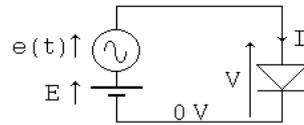
Modèle **petits signaux** Dynamique

Pour vérifier le comportement de la diode en dynamique, on se propose de reproduire par la simulation la manipulation expérimentale suivante :

On ajoute, à la tension continue de polarisation E, une sinusoïde e(t). On visualise v(t), i(t).

La e(t) est sinusoïdale, 1 kHz, d'amplitude 5 mV. Pas d'offset.

E est réglée à 0,894 V conformément à la polarisation établie auparavant.

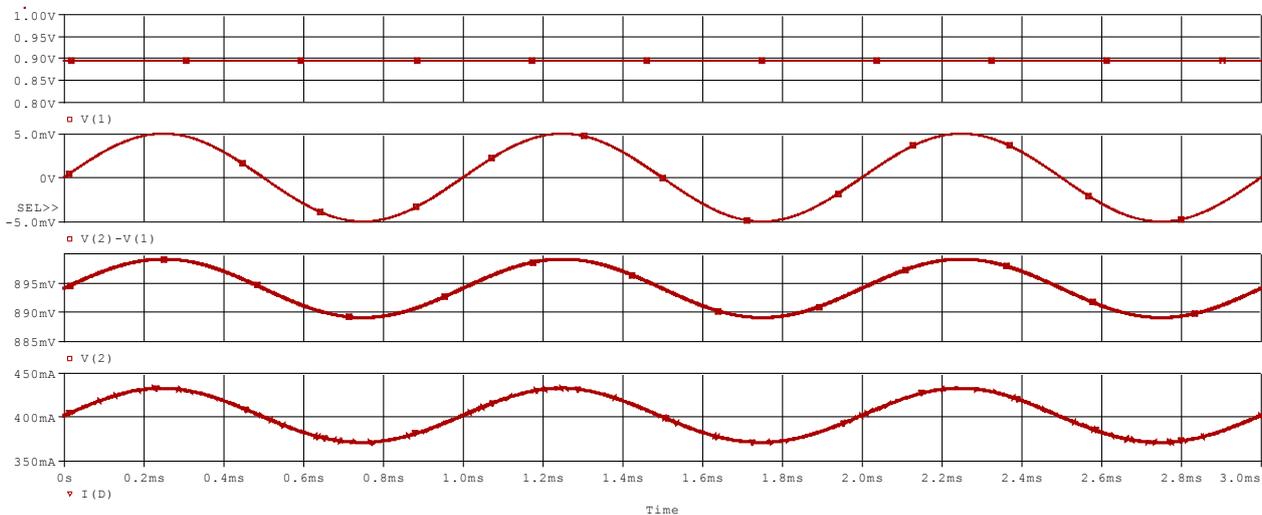


Nouveau circuit simulé

```
diode en dynamique
* fichier diode2.cir
.lib eval.lib
Voff 1 0 DC 0.894
Ve 2 1 SIN (0 5m 1k)
D 2 0 D1N4002
.OP
.TRAN 1u 3m 0 1u
*.AC DEC 100 100 100MEG
.probe
.end
```

Netliste, prête à simuler

Remarque : on peut également, dans la netliste, fusionner E et e qui sont en série en une seule source sinusoïdale avec offset.



De haut en bas : polarisation, variation, tension aux bornes de la diode, courant dans la diode

On mesure un courant moyen de $\approx 0,4$ A (polarisation) sur laquelle se superpose une variation sinusoïdale crête à crête = $432,3$ mA - $370,3$ mA = 62 mA, et ce pour une tension appliquée de 10 mV c.à.c.

Courant et tension sont en phase, ce qui signifie que l'on peut modéliser le dipôle par une résistance.

Courant et tension sont sinusoïdaux, ce qui signifie que l'on travaille en linéaire : on peut donc dire qu'on est en petits signaux.

À partir des graphes v(t), i(t), on déduit la résistance apparente que présente la diode en dynamique :

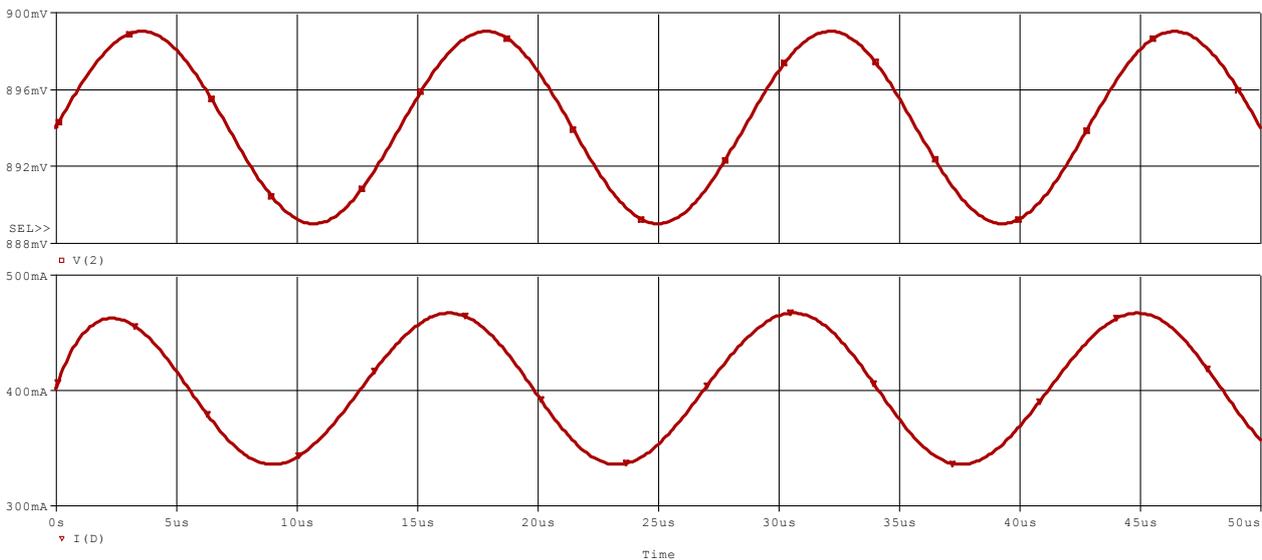
$REQ = 10 \text{ mV} / 62 \text{ mA} = 161,3 \text{ m}\Omega$. On est très voisin des $162 \text{ m}\Omega$ trouvés en statique.

Influence de la fréquence

De modéliser, en petits signaux, une diode par une résistance n'est valable que dans une gamme de fréquence réduite. Quand on monte en fréquence, le condensateur de jonction (phénomène propre à la jonction PN) intervient. Dans notre montage, ceci est très visible à 70 kHz.

On conserve 5 mV d'amplitude, on remplace 1 k par 70 k, et, on modifie la directive .TRAN :

```
.TRAN 100n 50u 0 100n
```



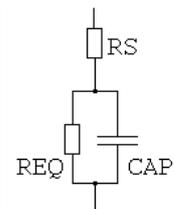
Courant et tension à 70 kHz

Le début des traces représente la contribution des conditions initiales. Il faut lire en régime établi, c'est-à-dire après quelques périodes :

On peut lire que le courant est en avance de 1,556 μs, ce qui, devant une période $1/70k = 14,28 \mu s$, soit 10,9 % d'une période, représente un déphasage de 40 ° environ.

Trace Name	Y1	Y2	Y1 - Y2
X Values	46.432u	44.877u	1.5556u
I(D)	451.862m	466.592m	-14.730m
V(2)	899.000m	897.879m	1.1213m

Ce déphasage est lié à la présence de la capacité de jonction, négligée jusqu'à présent, mais qui intervient à cette fréquence. Cette capacité est en parallèle à REQ.



On peut vérifier par l'analyse harmonique la présence de ce déphasage :

L'impédance complexe du schéma équivalent est : $Z(j\omega) = RS + \frac{REQ}{1 + j\omega REQ Cd}$

Si on pose $RR = \frac{RS REQ}{RS + REQ} = RS // REQ$, on a : $Z(j\omega) = (RS + REQ) \frac{1 + j\omega RR Cd}{1 + j\omega REQ Cd}$

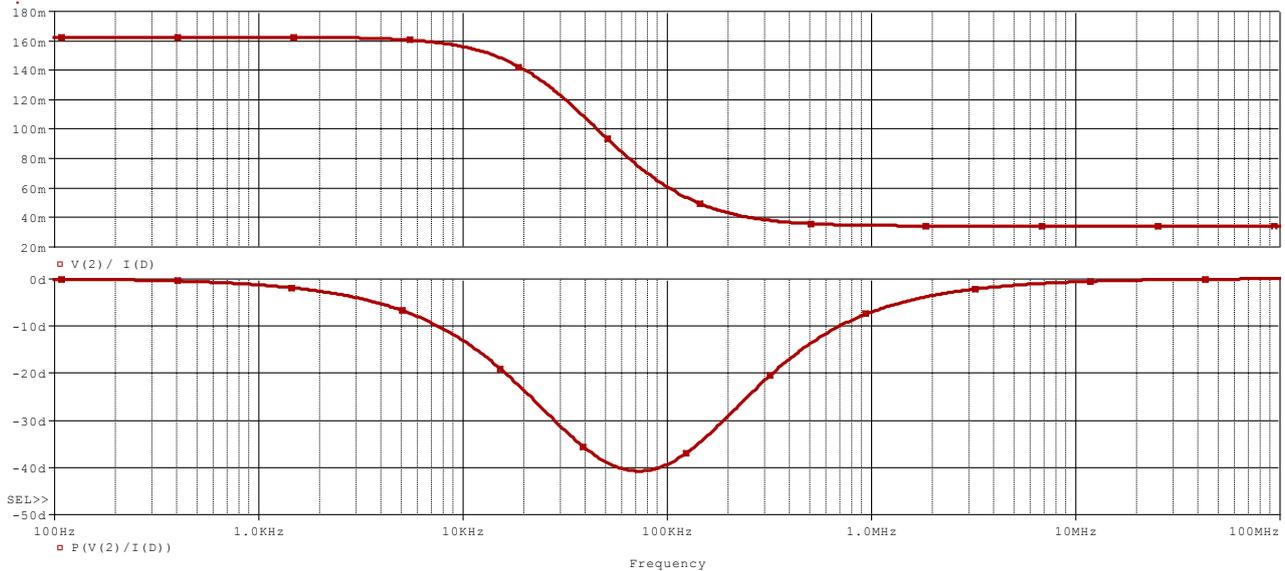
De la forme $R \frac{1 + \alpha j\omega \tau}{1 + j\omega \tau}$, avec $R = RS + REQ$, $\tau = REQ Cd$, $\alpha = RR/REQ = \frac{RS}{RS + REQ} < 1$.

$Z(j\omega)$ pour $\omega \rightarrow 0$: $Z(j\omega) \rightarrow R = RS + REQ$: ce qui se voit sur le schéma quand on retire CAP

$Z(j\omega)$ pour $\omega \rightarrow \infty$: $Z(j\omega) \rightarrow \alpha R = RS$: ce qui se voit sur le schéma quand CAP est un court-circuit.

Pour des fréquences intermédiaires, le dipôle a une composante capacitive.

Vérifions cela par une analyse harmonique fournie par Pspice (on décommente la ligne **.AC**):



Module de l'impédance par V(2)/I(D)
Phase de l'impédance par P(V(2)/I(D))

$\omega \rightarrow 0$, par exemple 1 kHz : $Z(j\omega)$ vaut 162 mΩ en module et une phase qui tend vers 0°. On retrouve la valeur de $R_S + R_{EQ}$ déterminée auparavant.

$\omega \rightarrow \infty$, par exemple 10 MHz : $Z(j\omega)$ vaut 33,89 mΩ en module et une phase qui tend vers 0°. On retrouve la valeur de R_S de la 1N4002.

Trace Name	Y1	Y2
X Values	1.0000K	10.000M
P(V(2)/I(D))	-1.3554	-725.114m
V(2)/I(D)	162.137m	33.894m

à la fréquence 70 kHz, le curseur indique une phase de 40°. La tension est en retard par rapport au courant, comme visualisé sur les graphes temporels.

Trace Name	Y1
X Values	70.021K
P(V(2)/I(D))	-40.844

Le fichier de sortie indique la valeur de ce condensateur : 37,1 μF.

Explications (pour information, documentation Pspice : « diode equations for capacitance », sous doc/pspref/02analog.html).

NAME	D
MODEL	D1N4002
ID	4.01E-01
VD	8.94E-01
REQ	1.28E-01
CAP	3.71E-05

Les équations montrent 2 phénomènes distincts, cumulatifs :

Phénomène de **diffusion**, qui met en œuvre le temps de transit, qui aboutit à un condensateur C_t .

Phénomène de **transition**, qui met en œuvre la tension intrinsèque (aux bornes de la jonction PN), qui aboutit à un condensateur C_j .

On a : $C_d = C_t + C_j$

où

C_t = transit time capacitance :
 $C_t = T_T \cdot G_d$
 avec T_T : transit time : paramètre donné par le constructeur de la diode.
 G_d = DC conductance = $1 / R_{EQ}$
 avec R_{EQ} résistance petit signal présente dans la jonction PN, calculée par Pspice.

et

C_j = junction capacitance :
 $C_j = C_{JO} \cdot (1 - V_d / V_J)^{-M}$ si $V_d < FC \cdot V_J$
 $C_j = C_{JO} \cdot (1 - FC)^{-(1+M)} \cdot (1 - FC \cdot (1+M) + M \cdot V_d / V_J)$ si $V_d > FC \cdot V_J$
 avec C_{JO} : zero-bias p-n capacitance : paramètre donné par le constructeur de la diode.
 FC : forward-bias depletion capacitance coefficient : paramètre donné par le constructeur de la diode. Si non précisé, = 0,5 par défaut.
 M : p-n grading coefficient : paramètre donné par le constructeur de la diode.
 V_J : p-n potential : paramètre donné par le constructeur de la diode
 V_d : voltage across the intrinsic diode only : tension aux bornes de la jonction PN

Vérifions en faisant le calcul exécuté par Pspice :

$$REQ = 0,128 \ \Omega, \text{ d'où } Ct = TT/REQ = 4,76 \ 10^{-6} / 0,128 = \mathbf{37,1875 \ \mu F}.$$

Chute de tension aux bornes de $RS = 33,89 \ m\Omega \times 400 \ mA = 13,55 \ mV$

D'où $Vd \text{ intrinsèque} = 894 \ mV - 13,55 \ mV = 0,8804 \ V$

$FC \ VJ = 0,5 \times 0,3905 = 0,19525 \ V.$

On est dans le cas $Vd > FC \cdot VJ$

$$D'où : \quad Cj = CJO \cdot (1-FC)^{-(1+M)} \cdot [1 - FC \cdot (1+M) + M \cdot Vd/VJ]$$

$$Cj = 51,17 \times (1-0,5)^{-1,2762} \times [1 - 0,5(1,2762) + 0,2762 \times 0,8804/0,3905]$$

$$Cj = 51,17 \times 2,422 \times [1 - 0,6381 + 0,6227] = \mathbf{122 \ pF}.$$

On a donc $Cd = 37,18 \ \mu F + 122 \ pF \approx \mathbf{37,18 \ \mu F}$. En accord avec le fichier de sortie.

Cj est prépondérant en inverse (phénomène de transition), même si ses valeurs sont faibles.

Ct est prépondérant en direct (phénomène de diffusion), avec des valeurs qui peuvent être très élevées.

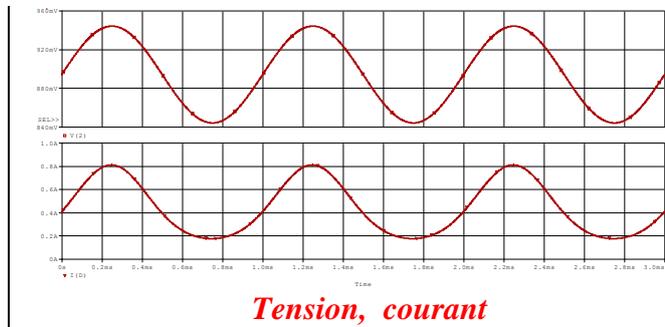
Influence de l'amplitude

Renouvelons la simulation basse fréquence ($f = 1 \ kHz$), mais modifions l'amplitude en la passant à $50 \ mV$.

La dynamique de tension en est :

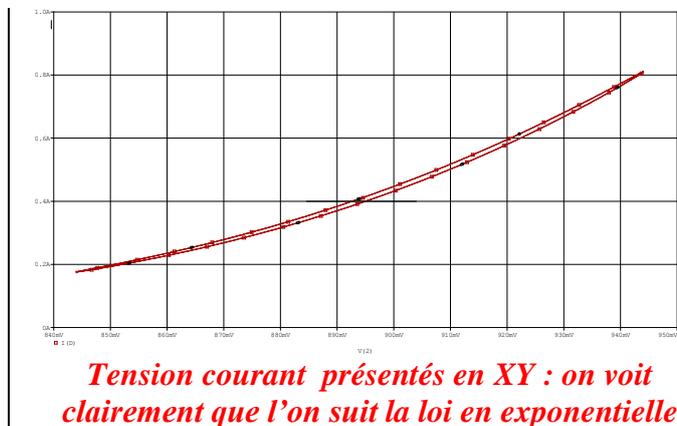
$894 + 50 = 944 \ mV$ et $894 - 50 = 844 \ mV$.

On remarque une très nette distorsion sur le courant.



L'explication est très simple : on ne peut plus considérer que l'on travaille dans une zone de la caractéristique $I = f(V)$ linéarisée, car on décrit une trop large dynamique, mais on parcourt la loi en exponentielle.

Le dédoublement de la courbe est lié à un très léger déphasage.



Conclusion

Ces quelques pages ont rappelé la modélisation de la diode par le biais de la simulation Pspice.

D'autres runs sont possibles, notamment pour montrer l'emploi de la diode, comme la fonction redressement. On peut également observer le comportement de la caractéristique en fonction de la température, ce qui a été traité dans l'ouvrage (article 1).

articles 1 à 43 : sur le livre

Tableau récapitulatif des articles PDF disponibles sur ce site

n°	titre	lien présentation	lien direct article
	Guide d'installation et d'emploi simplifié	présentation	document PDF
44	Exemples basiques et des exercices...	présentation	document PDF
45	Un exemple de circuit passif	présentation	document PDF
46	Un oscillateur Colpitts	présentation	document PDF
47	Compensation en fréquence des amplificateurs opérationnels	présentation	document PDF
48	Un amplificateur à transistors bipolaires	présentation	document PDF
49	Une bascule D Flip Flop CMOS	présentation	document PDF
50	Une porte XOR à transistors MOS	présentation	document PDF
51	Un VCO à 12 transistors MOS	présentation	document PDF
52	Une PLL à moins de 20 transistors MOS	présentation	document PDF
53	Un oscillateur à résistance négative	présentation	document PDF
54	Une charge électronique	présentation	document PDF
55	Un amplificateur en classe C	présentation	document PDF
56	Le monostable 74 123	présentation	document PDF
57	Un amplificateur en classe D	présentation	document PDF
58	Le transformateur en linéaire	présentation	document PDF
59	La loi d'ohm thermique	présentation	document PDF
60	Le transformateur en non linéaire	présentation	document PDF
61	Robustesse d'un oscillateur en anneau	présentation	document PDF
62	Une alimentation stabilisée	présentation	document PDF
63	Modélisation d'un haut-parleur	présentation	document PDF
64	Un synthétiseur de fréquence	présentation	document PDF
65	Un ampli audio de Sparkfun	présentation	document PDF
66	Simulation logique et analogique	présentation	document PDF
67	Un oscillateur à relaxation	présentation	document PDF
68	Lecteur de TAG RFID 125 kHz	présentation	document PDF
69	Diagramme de l'œil avec Pspice	présentation	document PDF
70	Un amplificateur hautes fréquences	présentation	document PDF
71	Une bizarrerie enfin expliquée...	présentation	document PDF
72	Comprendre le paramétrage de la FFT	présentation	document PDF
73	La relation de Bennett	présentation	document PDF
74	Simuler un circuit à plus de 20 transistors avec PSpice Eval	présentation	document PDF
75	Une horloge biphasé sans recouvrement	présentation	document PDF
76	Quelques simulations sur la diode	présentation	document PDF
77	Un ampli classe A, avec transformateur de sortie	présentation	document PDF
78	Des stimuli pour PSpice	présentation	document PDF
79	Simuler le TL431 : zener ajustable	présentation	document PDF
80	Un ADC flash	présentation	document PDF
81	Une chaîne d'acquisition : S&H, ADC, DAC	présentation	document PDF
82	Un amplificateur 50 MHz	présentation	document PDF
83	Un dérivateur non inverseur	présentation	document PDF
84	Un amplificateur bipolaire avec push pull CMOS	présentation	document PDF
85	Rôle des répéteurs logiques dans un circuit intégré	présentation	document PDF
86	Un driver logique CMOS pour charge 50 ohms	présentation	document PDF
87	Des triggers de Schmitt et des applications	présentation	document PDF
88	Un filtre gaussien analogique	présentation	document PDF
89	Un générateur de bruit rose	présentation	document PDF

90	Un anémomètre à fil chaud : simulation comportementale	présentation	document PDF
91	Un oscillateur à pont de Wien stabilisé par CTN	présentation	document PDF
92	L'emballement thermique d'une diode	présentation	document PDF
93	Les puissances dans un amplificateur	présentation	document PDF
94	Asservissement de puissance dans une résistance	présentation	document PDF
95	Asservissement de la puissance émise par une antenne radio	présentation	document PDF
96	Un driver de LED de puissance	présentation	document PDF
97	Exploiter Pspice pour simuler des filtres numériques	présentation	document PDF
98	Un filtre en cosinus surélevé avec Pspice	présentation	document PDF
99	Effet de la température sur un amplificateur en classe A	présentation	document PDF
100	Un amplificateur à transistors JFET et bipolaires	présentation	document PDF
Supplément, hors article :			
mon cours « Electronique pour les communications numériques », polycopié couleur 201 pages en pdf			

[retour à l'écran d'accueil de ce site](#)