

ORCAD V17.2-2018

Introduction aux outils OrCAD

Electronic Design Software



TABLE DES MATIERES

TABLE DES MATIERES	1
INTRODUCTION	1
INSTALLATION DE LA VERSION LITE	3
Créer un projet :	5
UTILISATION D'ORCAD CAPTURE CIS	5
Placer des composants avec CIS Explorer :	6
Réalisation du schéma	7
Placer des symboles d'alimentations :	8
Réaliser des connexions :	8
Placer des alias de net :	8
Propriétés d'un symbole :	8
Fonctions Mirror, Rotation, :	9
Annotation du schéma :	.10
Création de la netlist pour PCB Editor :	.10
Importation de la netlist :	.13
UTILISATION D'ORCAD PCB EDITOR	.13
Placement manuel des composants	.13
Faire pivoter un composant	.14
Changer un composant de face:	.14
Figer ou non un composant :	.15
Changer la grille de placement :	.16
Placer un texte sur une couche :	.16
	.17
Zooms dynamiques :	.18
Le crievelu des equipolentielles	. 10
Roulage manuel	. 10
Reglages des contraintes par deraut	10
Tracor dos pistos :	10
Supprimer un routage :	20
Dessiner des zones de cuivres :	.20
Créer des rapports :	.21
Création du tableau et plan de percage :	23
Création des fichiers Gerber	24
Vues et travaux d'impression :	25
Créer un symbole d'empreinte	26
Créer une pastille :	.29
UTILISATION D'ORCAD PSPICE	.31
Configuration Capture / PSpice	.33
Création d'un projet PSpice	.33
Placer des composants PSpice sur le	
schéma :	.36
Ajout de connexions :	.37
Masse Analogique :	.37
Les Sources :	.37
Simulateur OrCAD PSpice	.41
Analyse temporelle et de Fourier	.41
Paramétrage de la simulation	.42
Paramètres de l'analyse temporelle :	.42
Résultats de l'analyse temporelle :	.43
Résultats de l'analyse de Fourier :	.44

Création de versions de projets	45
Analyse fréquentielle et de bruit	47
Analyse fréquentielle :	47
Préparation de l'affichage des résultats	48
Résultats de la simulation fréquentielle :	49
Phase des signaux	49
Mise en place de curseurs sur les court	bes :
	50
Evaluation du bruit du circuit :	50
Analyse paramétrique	51
Analyse de Performances	54
Simulation analogique et digitale :	55
Commentaires sur la simulation Mixte	56
Alimentations	56
Construction du schéma	56
Affichage des résultats	56
PSPICE ADVANCED ANALYSYS	57
Analyse de sensibilité	58
Optimisation	60
Analyse de Monte-Carlo	61
Analyse Multi-paramètres	62
Analyse « Smoke »	64



Les pages suivantes vous présentent la suite de logiciels OrCAD 17.2 Lite.

Ce guide a été élaboré dans le but d'évaluer rapidement ces outils de conception de circuits imprimés et de simulation fonctionnelle.

Cette version de démonstration inclut la totalité des commandes d'**OrCAD PCB Editor** mais vous ne pourrez sauvegarder qu'une carte comportant 100 équipotentielles et/ou comportant 50 composants maximum.

Ce guide montre comment générer, à partir d'un schéma saisit dans **Capture CIS**, la netlist d'un circuit et comment la charger dans **PCB Editor**.Il donne par la suite les explications pour effectuer un placement simple et un routage manuel.

La dernière partie du livret vous permettra de prendre en main **PSpice**.

Les fichiers d'exemples pour suivre le guide sont disponibles à cette adresse <u>http://www.artedas.com/FR/OrCAD/OrCAD_Lite.php</u>

Système minimum requis:

- Windows 7 (64 bits) version Familial Premium, Professionnel, Entreprise et Ultimate, Windows 8 (64 bits), Windows 8.1 (64 bits), Windows 10 (64 bits) Windows Server 2008 R2 (64 bits) et Windows Server 2012 (64 bits).

-Architecture recommandée : Processeur Intel Core 2 Duo 2.66 GHz ou AMD Athlon 64 X2 5200+ (processeurs très rapides conseillés) ; 8 GB de RAM; mémoire virtuelle au minimum deux fois supérieure à la RAM ; 500GB d'espace disque ; carte graphique (Gestion de l'OpenGL), résolution 1280x1024 couleur 32 bits.

Windows XP, Windows Vista et Windows 7 (32bits) Home Basic et Starter ne sont pas supportés.



L'installation peut se faire en tant qu'utilisateur standard ou en tant qu'adminsistrateur. En tant qu'adminsistrateur, le logiciel pourra être accessible à tous les utilisateurs.

[•]^(h) Dézippez le fichier téléchargé. Lancez l'exécutable 17.2-2016-OrCAD-PSpice-Designer-Lite ou l'exécutable setup du dossier 17.2-2016-OrCAD-PCB-Designer-Lite selon le ficher compressé que vous avez téléchargé.

Dans la fenêtre **Setup Type**, si vous êtes connecté en tant qu'administrateur et si vous souhaitez que le logiciel soit accessible à tous les utilisateurs, sélectionnez cette option :

Anyone who uses this computer (all users)



La fenêtre suivante **Choose Destination Location** permet de choisir le chemin de l'installation. Vous pouvez le modifier en cliquant sur le bouton **Browse**.

A	Next >	
0		

✓ Install

La fenêtre Setup Complete apparaît :

Otous pouvez sélectionner l'option View Product Notes pour obtenir des informations sur la version installée sinon cliquez sur Finish. Ne sélectionnez pas l'option Remove Cadence **paths...** si vous avez des versions antérieures (v16.x ou v15.7) installées.

ATTENTION : Si l'installation a été faîte en tant qu'utilisateur standard, il est toutefois nécessaire pour avoir accès à toutes les fonctions du logiciel, notamment les bases de données, de lancer l'exécutable InstallConfig.exe (répertoire C:\Cadence\SPB17_2\Tools\InstallUtils) avec les droits d'administration. Une fois lancé, sélectionnez l'option **Perform one time system level Configuration**.



Créer un projet :

La fenêtre de Capture apparait.

Patientez quelques instants pour que la fenêtre soit active. En effet le premier lancement peut prendre un peu de temps.

Agrandissez la fenêtre.

Complétez-la comme indiqué
Nom du projet : Demo1
Location : C:\SPB_Data
...puis cliquez sur le bouton OK.



La fenêtre de Capture CIS va maintenant comporter une fenêtre **Project Manager** et une page schéma vierge (SCHEMATIC1 : PAGE1).

Placer des composants avec CIS Explorer :

Pour faciliter la saisie du schéma et notamment l'utilisation de propriétés spécifiques, nous vous proposons d'utiliser la base de données de composants Bench.DB fournie avec le fichier exemple.

La fenêtre ci-après devrait s'afficher : (elle peut être agrandie en l'étirant par un des coins)

Solo E E E E	Capaci BenchAcce Capaci Capaci Ca Ca Misc Ca Ca Ca Ca Ca Ca Ca Ca	ss165D cor ramic ctrolytic OS Logic de r rbon Film a pell 4	×	Graphic Normal Conver Packaging Parts Per J Part A	²kg 4		×			0000000		
4	Prop	erty	Database Com	tents Vi	sible							
1	Implementa	tion .	74L500	되								
2	Public potp	174	dip14_3	M								
4	Part Numbe	it.	20-00000	E I								
5	Schematic	Part	CD4093B	F	9							
6	Part Type		CMOS Logic	F	2							
7	Description		IC, Quadruple 2-ir	M og tig								1
	Table	Part Number	r Part Type	Value	Description	Schematic Part	Layout PCB Footprint	PCB Footprint	Implementation	Manufactur er Part Number	Manufactur er	Distri Pa Nun
Ĭ	C.	20-00000	CMCS Logic	CD4093B	IC, Quadrupie	CD40939		dip14_3 💌	74L500	SN74ALS00A	Philips	CD409
		10-00000	CANUS LOGIC	0040300	e, wondrupie	0040338			1 ACOU	CHIN HALSULA	- cape	

La fenêtre Explore devrait ressembler à ceci :

CMOS Logic.

Une seule ligne de composant apparait dans la fenêtre du bas.

Cliquez sur la ligne.

Ses représentations graphiques schéma et pcb apparaissent dans les fenêtres correspondantes ainsi qu'une fenêtre de la représentation « Footprint » (sélectionnez préalablement le menu **View/Toolbar/Footprint Viewer**).

Réalisation du schéma

Seul le symbole graphique de J1 sur cette image est placé directement à partir de la bibliothèque **Connector.olb** de Capture. (..\tools\Capture\Library...) tous les autres composants seront placés à partir de CIS Explorer.



dans le champ Part puis touche

Entrée puis cliquez avec le bouton de gauche pour le poser sur la page schéma.

(L'élément reste sur le pointeur de la souris jusqu'à ce que vous appuyez sur ESC ou sélectionnez End Mode après un clic sur le bouton droit de la souris).

Placer des symboles d'alimentations :

Ce symbole est déplaçable, copiable à volonté. Si vous souhaitez le déplacer alors qu'il est connecté, alors vous appuierez sur la

symbol		OK
and		Cancel
GND GND_EARTH GND_FIELD SIGNAL		Add Library
GND_POWER GND_SIGNAL -		Remove Library
.braries:		Help
CARSYM		
Design Lache SOURCE	Name:	
SOURCE	GND	

touche Alt avant de le déplacer pour qu'il se déconnecte simplement.

Réaliser des connexions :

Puis créez les connexions. (Cliquez sur le bouton gauche, déplacez la souris, cliquez sur le bouton gauche).

Appuyez sur ECHAP ou W pour sortir du mode Wire.

D'une broche à une autre, le curseur de souris est libéré automatiquement, soit vous souhaitez interrompre une connexion à un endroit de la page schéma il suffit de double-cliquer avec le bouton de gauche ou appuyer sur la touche **Echap**.

Placer des alias de net :

Sélectionnez la commande Net Alias dans le menu

Place (ou N) ou 🥮.



Placez le cadre inférieur du Net Alias sur le fil, puis cliquez sur le bouton gauche de la souris, placez le deuxième alias qui va matérialiser la connexion entre les deux points comme sur le schéma de la page 9.

Propriétés d'un symbole :

⁽¹⁾ Double-cliquez sur le symbole Conn6, la fenêtre de propriétés s'ouvre, celles-ci sont toutes alignées. Cliquez avec le bouton de droite dans la case complètement à gauche dans le tableau et choisissez la commande **Pivot.**

Property Editor				Color	Designator	Graphic	ID Imp
New Row Apple	Display	Fil 1 C SCHE	Filters	•	Designator	CON8.Normal	
	A SCHEMATIC1 : PAGE1		Sort Ascending Sort Descending				Saladada da manana
Color	Default		Pivot				
Designator			TWOL				
Graphic	CON8.Normal		Edit				
ID			Dalata Davasta				
Implementation			Delete Property				
Implementation Path			Display				
mplementation Type	<none></none>						
ocation X-Coordinate	40						
ocation Y-Coordinate	250						
Name	INS10861						
Part Reference	J1						
PCB Footprint	CONN6		Schematic Nets AFIa	at Nets APins			
Power Pins Visible							
Primitive	DEFAULT						
Reference	J1						
Source Library	C:\ORCAD\ORCAD_15						
Jource Library	CON8						
Source Package							
Source Package Source Part	CON8.Normal						

[∽] Bélectionnez le symbole Conn6 puis clic-droit-→Show Footprint.

Fonctions Mirror, Rotation,...:

Bélectionnez le symbole graphique Conn6.
 BAppuyez sur la commande Mirror
 Vertically en cliquant sur le bouton droit de la souris.

[∽]θFaites de même sur tous les éléments (composants, fils ect ...) qui le nécessitent pour obtenir un schéma semblable à celui de la page 9. Les composants se placent à partir de la base CIS (touche Z).

Mi	rro	e	
n droi	it d	e	
	J2 CON		

Mirror Horizontally	
Mirror Vertically	
Rotate	
Edit Properties	
Edit Part	
Link Database Part	Ctrl+L
View Database Part	Ctrl+D
Descend Hierarchy	
Synchronize Up	
Synchronize Down	
Synchronize Across	
Add Part(s) To Group	Ctrl+Shift+A
Remove Part(s) From Group	Ctrl+Shift+R
Ascend Hierarchy	
Selection Filter	
Zoom In	1
Zoom Out	0
Go To	
Previous Page	Shift+F10
Next Page	F10
Cut	
Сору	
Delete	
PCB Editor Select	Shift+S

Annotation du schéma :

Lors du placement des symboles. les références incrémentées sont automatiquement car l'option Automaticallv reference place parts est active par défaut. (Menu Options→Preferences→on glet Miscellaneous).

Néanmoins, si ça n'est pas le cas:

C Sélectionnez le fichier demo1.dsn dans le Project Manager puis allez dans la commande

Tools→Annotate.

A Cochez l'option

Unconditionnal Reference Update puis cliquez sur le bouton OK.

Toutes les références sont ré-annotées.

Création de la netlist pour PCB Editor:

🕆 Cliquez sur le bouton 🖆 afin de revenir dans la fenêtre de gestion du projet.

Sélectionnez A fichier le demo1.dsn dans dossier le Design Resources.

Sélectionnez la commande Create Netlist à partir du menu Tools.

Editor.



CB Editor	EDIF 200	INF	Layout	PSpice	SPICE	Verilog	VHDL	Other	
PCB Foo Combine	tprint d property strir	ng:							
PCB For	otprint								
🗸 Create	PCB Editor Ne	etlist						Set	up
Options									_
Netlist F	iles Directory:	allegr	0						
View	Output								
Create	or Lindate Pi	"B Edito	Roard (N	latravi					
Options	, or opdater t	JD Lako	r boara (i	icacvj					
Input Bo	oard File:								
O utput B	Board File:	allegr	o\demo.b	rd					
Allov	Etch Remov	al During	ECO	Allor	v User D	efined Pr	operty		
🗌 Igno	re Fixed Prope	arty							
Place C	hanged Comp	onents:	0) Always	O If S	ame	O Neve	r	
Board	Launching 0	ption							
0)pen Board in	Allegro I	PCB E dito	r (Open I	Board in	OrCAD PI	CB Editor	
0) o not open b	oard file			high-s	peed pro	perties to	the board	

Assurez-vous que le nom allegro apparaisse dans le champ Netlist Files Directory.

[∽][⊕] Cliquez sur le bouton **OK**, un message concernant la création d'un répertoire allegro va apparaitre, cliquez sur **OK**.

Un autre apparaitra pour valider la sauvegarde du fichier de schéma avant la création de la netlist. Cliquez sur le bouton **OK**.

Trois fichiers portant l'extension *.dat ont été créés dans le répertoire allegro de OrCAD_Data.

Ces trois fichiers représentent ce que l'on appelle habituellement la netlist.

Tous les fichiers servant à l'évaluation sont fournis dans le dossier PCB Editor du fichier compressé que vous avez téléchargé.

Utilisation d'OrCAD PCB Editor

Importation de la netlist :

Menu File→Open et ouvrez le fichier Demo.brd fournit avec les fichiers Exemples puis sauvegardez-le File→Save As File sous le nom Demo1.brd dans le repertoire C:\SPB_Data\allegro



Sélectionnez l'option **Design entry CIS (Capture)**.

✓ H Vérifiez que le chemin en bas de la fenêtre pointe bien vers le répertoire allegro du projet Capture ou laissez le « . » puis cliquez sur le bouton Import Cadence.

 \neg Sauvez le fichier de la carte **File** \rightarrow **Save**.

Placement manuel des composants :

Les composants sont intégrés maintenant au fichier de carte et sont disponibles par la commande du menu **Place**->Components Manually.

Components by refdes		
Components by refdes	Placement List	Advanced Settings
Components by rerdes	Companyate	
🖃 🗆 🗁 Components by refdes	Components by	y rerdes 🔻
	🖃 🗋 🤭 Co	mponents by refdes
	i 🖌 💊	

\neg Allez dans le menu **Display** \rightarrow **Zoom** \rightarrow **Fit**.

Allez dans le menu Place→Components Manually et sélectionnez la coche en face du nom C1 puis cliquez sur le bouton Hide de la fenêtre, celle-ci disparait.

Le composant est accroché au curseur de la souris.

Le niveau de zoom est peut-être insuffisant :

H Cliquez avec le bouton du milieu de la souris et dessinez un rectangle en remontant vers la gauche et validez-le en cliquant avec le bouton de gauche. L'affichage s'agrandit et le composant est toujours accroché au curseur.

Faire pivoter un composant

Cliquez avec le bouton de droite de la souris (le composant est toujours accroché au curseur), le contextuel Choisissez apparait. la menu commande Rotate.

A partir de cet instant un vecteur est apparu entre le curseur et l'origine du composant.

C'est ce vecteur qui va permettre de faire pivoter le composant.

Les options du panneau de contrôle permettent de modifier l'incrément de l'angle avec lequel l'objet peut pivoter.

H Tourner autour du composant, celui-ci suivra. Une fois la rotation désirée obtenue, cliquez sur le bouton de gauche pour poser le composant à l'endroit voulu.

> lements to place using tree view ect elements to place using tree view. pick: 232.410.146.050

ng C1 / CAP NP_SMDCAP_470NF / SMDCAP ick: 233.680 148.590

La commande Place Manual est toujours active.

A Faites un clicdroit→Done pour en sortir.

Autre solution : Faites appel au fonctionnement

place ma

sensitif et contextuel en cliquant directement avec le bouton de gauche de la souris sur le composant à bouger et sans le relâcher, utilisez le

clic-droit de la souris pour appeler la commande Rotate.

Changer un composant de face:

Cliquez sur le composant C1 puis appuyez sur le bouton de droite de la souris et choisissez la commande Mirror.

Le composant est changé de face.

Cliquez sur le bouton de gauche pour





Active Class	and Subclass:	
Pack	age Geometry	~
A	ssembly_Top	~
Mirror	ed symbols: 0	
Tupe	Incremental	
Type.		
Angle:	90.000 🗸	
Point:	Sym origin	

Find Visibility

8 ×

Options.

Options

validez la position du composant.

La commande Place Manual est toujours active.

H Cliquez avec le bouton de droite de la souris et choisissez la commande Show.

La fenêtre de placement manuel réapparait, le composant C1 placé a disparu de la fenêtre de placement.



1 Placez le reste des composants sur la carte avec les commandes découvertes précédemment.

Figer ou non un composant :

🕆 Cliquez sur l'icône 🔎 puis ajuster l'onglet Find du panneau de contrôle en ne sélectionnant que Components.

Cliquez sur le composant qui doit être fixé à un emplacement donné.

rinu		-	ur.	^
Design Ubjec	t Find Filter			
All On	All Off			
Groups	Shapes			
Comps	Voids/Ca	rvitie	es	
Sumbole	🗌 Cline sea	e		

Find Visibility

La propriété FIXED est injectée sur ce composant.

Le même procédé est à utiliser pour dé-fixer un composant en cliquant sur l'icône

Changer la grille de placement :

Allez dans le menu Setup->Grids. La fenêtre suivante vous permet de changer la grille de type Non-Ecth (Placement) et la grille Etch (Routage et tout ce qui dessiné sur une couche...).

	🙀 Define Grid					
	🗖 Grids On		011 1	0		
	Layer		Uffset 7	Spacing		
	Non-Etch	Spacing: x:	1.270			
		offset: x:	0.000 y:	0.000		
	All Etch	Spacing: x:				
		y. Offset x:	y:			
	TOP	Spacing: x:	0.318			
		y: Offset: x:	0.318 0.000 y:	0.000		
	воттом	Spacing: x:	0.318			
		y: Offset x	0.318 0.000 y:	0.000		
			3	Help		
				<u> </u>		
					Options Find	Visibility
Placer un text	esurur		iche ·		Uptions	- * *
		0000	. 0110		Active Class and Su	hclass:
Allez dans le n	nenu Add)→Tex	t puis ch	oisissez	Etch	~
le bloc de texte 2	à placer s	ur la co	ouche T	OP.	📃 🔲 Тор	*
	ndroit de	la car	te où pl	acer un	Mirror	
texte puis tapez (CARTE D		IO		Marker size:	1.270
			nte. Na dua:		Rotate:	0.000 🗸
		uton	de droi	te puis	Text block:	2
choisissez la com	mande De	one.			Text name:	¥
Le texte apparait	avec un	tracé t	rès fin (en fait 1	r exclusi.	Leit
pixel). Il faut donc	en chanc	aer				
la largeur.		Desig	an Parameter Editor			
	Sotun		ay Design Text Shape	es Houte Mig Applications		
Decian Decomo			Size	Left		
	iers, og	let	Parameter block:	2 - Text Setup		
lext puis cliqu	ez sur	le	Setup Text Sizes	Text Wid	lth Height Line Spac	e Width
bouton Setup Te	ext Sizes	et		1 0.402	0.635 0.782	0.000
remplissez la larg	jeur comr	ne		2 0.584 3 0.965	1.270 1.600	0.200
indiqué :						

Cliquez sur le bouton OK. La fenêtre se ferme en appliquant le changement.

Allez dans le menu Check→Element ou cliquez sur l'icône



L'onglet **Find** du panneau de contrôle permet de sélectionner le type d'éléments sur lequel des informations doivent être recherchées.

Une fenêtre s'ouvre affichant le type de données sélectionnée.

Un autre rapport est affiché, collez-le aussi avec la commande **Stick**. Les deux fenêtres sont affichées dans l'environnement graphique de PCB Editor.



 Blacez le curseur de souris sur la fenêtre de travail puis appuyez avec le bouton de droite de la souris et choisissez la commande Done.
 Les deux fenêtres sont toujours affichées et les coordonnées affichées sont dynamiques avec les coordonnées du fichier de carte.

Zooms dynamiques :

La taille de l'affichage est diminuée.

Appuyez sur la touche F2. La carte est affichée en totalité.

ö Faites rouler la molette en avant puis en arrière, l'affichage est agrandit ou diminué.

Le chevelu des équipotentielles :

Le chevelu peut-être rendu invisible en cliquant sur l'icône uvisible en cliquant sur l'icône .

De plus les menus **Display**→**Show Rats** ou **Blank Rats** permettent de filtrer l'affichage en fonction de nets ou de composants.

Routage manuel :

Réglages des contraintes par défaut : [∽] Allez dans le menu Setup->Constraints, le Constraints Manager

🖌 Allegro Constraint Manag	jer (conr	nected f	o OrCA	D PCB De	signer l	Professional	17.2) [Dem	o_finished]
		1 6 Au	e 7	%	The p	X ¥ ¥	4 - 1	-
Worksheet Selector	đΧ	Dem	o_finishe	d				
🗲 Electrical						1	Li	ne Width
🖡 Physical			0	bjects		Referenced	Min	Max
🖃 🛅 Physical Constraint Set		Type	s	Name		rilysical Coet	mm	mm
All Lavers		*	* *			*	*	*
Net		Dsn		emo_finishe	ed	DEFAULT	0.180	0.000
		PCS	T III	DEFAULT			0.180	0.000
All avers								

s'ouvre puis cliquez sur le dossier Physical.

Cette fenêtre indique les paramètres qui déterminent la largeur de conducteur en dessous de laquelle le concepteur ne pourra descendre.

14					Allegro	Cons	traint Manaç	er (connecte	ed to Or
File Edit Objects Column	View Analy	yze A	udit	Tools	Window	Help			
🖌 🗈 💼 🐂 -	- Ú	<u>8</u>	9	$\mathbb{T}_{\mathcal{G}}$	76 🏹	Ť	V. V. V	(+ I	• •
Worksheet Selector	ē×	Der	no_l	finished	1				
🛷 Electrical								Line To >>	Thru Pin
+f+ Physical				OD	jects		Spacing CS	All	All
Spacing		Туре	s		Name		opacing co	mm	mn
🖃 🚞 Spacing Constraint Set		· .		*			*	*	*
All Lavers		Ðsn		🖃 De	mo_finish	ed	DEFAULT	0.180	0.180
Net		SCS	Т) 🗄 🕻	EFAULT			0.180	0.180
		SCS	Т	. ⊞ :	SPACE_0.3			0.300	0.300

de destination afin d'éviter que l'outil ne connecte tout de suite la piste puis cliquez avec le bouton de gauche à l'endroit ou le curseur se

Réglages des contraintes étendues :

✓ Cliquez sur le tableau All Layers de la partie Net Class-Class et affectez les jeux de contraintes comme indiqué.



L'interprétation en est

très simple : lorsqu'un objet de type non-défini rencontrera un objet du type **ALIM** alors PCB Editor devra utiliser une isolation définie par le jeu **Space_0.3**.

D'autres jeux peuvent être définis avec le clic-droit de la souris en choisissant la commande **Create->Spacing Cset**.

Cliquez sur le bouton **Cancel**.

Dans ce cas, lorsqu'un objet de type **ALIM** devra être routé, PCB Editor utilisera une largeur de piste de 0.3mm.

Dem	0_1	inished		
		Objecto	Deferrent	Lin
		objects	Physical CSet	Min
Туре	s	Name		mm
*	*	A	*	*
Dsn	Г	 Demo_finished 	DEFAULT	0.180
ОТур		Net Classes		
NCIs		ALIM (2)	LARG_0.3	0.300
Net	Γ	GND	LARG_0.3	0.300
Net		9V	LARG_0.3	0.300
ОТур		+ XNets/Nets		

[→] **File→Close** pour fermer la fenêtre du Constraint Manager.

Tracer des pistes :

sur l'icône 🛃

Le panneau de contrôle change d'allure et permet d'accéder à des options pour le routage interactif.

La paire de couches de routage est définie dans le haut de cette fenêtre, la ou les vias ne seront accessibles qu'à partir du moment où une équipotentielle sera sélectionnée pour le routage



trouve. La portion de piste est posée sur la carte et le chevelu réactualisé.

Vous remarquerez que le routage s'effectue par portion composée de deux segments.

Les pistes en cours de routage peuvent pousser des éléments tels que des traversées ou des pistes si le paramètre **Bubble** est réglé sur **Shove Preferred**. Si ce paramètre est réglé sur **Hug Only** ou **Hug Prefered** alors la piste de routage évitera les autres traversées et pistes.

Il est possible de revenir en arrière soit en retraçant sur la piste en cours de routage une nouvelle piste qui disparaitra ou alors en utilisant la commande Oops du menu du bouton de droite de la souris dans la commande.

<u>Autre Solution :</u> Le routage peut être fait directement à partir d'une pastille ou d'un chevelu sans lancer préalablement la commande Add Connect. Il suffit que le mode d'application (Clic droit Application Mode) soit réglé sur Etch Edit et de cliquer directement sur un élément routable (attention aux éléments sélectionnés dans le panneau Find).

Supprimer un routage :

La suppression de pistes et de traversées peut être filtrée sur l'objet Net.

🐣 Allez dans le menu Edit->Delete ou cliquez sur l'icône 🛄



La piste est supprimée.

Les pistes et traversées sélectionnées sont supprimées.

Les pistes sont sélectionnées.

Les pistes et seulement les pistes sont supprimées.

<u>Autre Solution :</u> Placer le curseur au dessus d'une piste puis avec le clic-droit de la souris, choisissez, soit la commande **Delete**, soit la commande **Net-**→**RipUp Etch**.

Dessiner des zones de cuivres :

Les zones de cuivres attachées à une équipotentielle peuvent être dynamiques et ainsi

Option	ns	Find	Visibilit	y	
Optic	ins			-	₽×
Active	Class	and Su	bclass:		_
	Etch				~
	T 🗌	op			¥
Shap Typ	e Fill ie: [] efer p)ynamic erformir	copper g dynamie	ə fill	~
Assig	in net	name:			
<u>9V</u>				¥	
Shape	grid:	Cu	rrent grid		~
Segr	ment 1	уре			
Туре	¢	Lin	e 45		~
Angle	8:	0.0	100		
Arc r	adius:	0.0	00		

être mises à jour automatiquement dès qu'un élément constitué de cuivre y est placé.

La zone sera remplie dés que vous aurez cliqué sur le point de départ ou dés l'utilisation de la commande **Done** du menu contextuel.

Il est possible d'assigner une équipotentielle en utilisant la commande **Assign Net** du menu contextuel.

Le remplissage réel peut être changé en utilisant la commande du menu Shape->Select Shape or

Void ou avec l'icône

Cette zone est sélectionnée et chaque extrémité de segment est matérialisée par un petit carré qui peut être utilisé pour changer la forme de la zone.

Une fenêtre est affichée :



ihape fill	Void controls	Clearances	Thermal relief cor	inects
Dynamic	fill: 🔘	Smooth	🔿 Rough	🔿 Disabled
Fill style:	X	natch 💌	Xhatch style:	Diag_Both 🔻
Hatch se	et L	ine width	Spacing	Angle
First	0.	300	1.200	45.000
Second:	0.	300	1.200	135.000
Origin X:	0.	000	Origin Y:	0.000
Border w	idth: 3.	000		
Name: er: Bo	9√ undary/Top			Clea
OK	Cancel	Apply	Reset	Help



Après avoir cliqué sur le bouton **OK** ou **Apply**, la zone de cuivre (shape) est mise à jour.

Vous devriez obtenir un remplissage quadrillé à 45°.

La piste créée un passage dans le shape qui est remis à jour immédiatement.

 Of Utilisez la commande Edit→Mirror puis cliquez sur un élément de type CMS pour le faire passer de la face TOP à BOTTOM puis de BOTTOM à TOP.



Le shape est mis à jour en isolant les pastilles du composant.

Créer des rapports :

Une grande variété de rapport peut être créée avec la commande du menu **Export->Quick Reports**.

Choisissez le rapport **Component Report** dans la liste.

			Compo	nent Report				
8	🗿 🍕 Search:	Match #	ord Match	case				
<u>Name</u> I:J Ion Jul 25 Componen	Cadence/SPB17.2-2016/Evalu 10:43:07 2016 55: 10	ation OrCAD V1	7.2/Demo_gu	ide_Exemples172/PC	BEditor	Demo_fi	nished.brd	
			Compon	ent Report				
REFDES	COMP_DEVICE_TYPE	COMP_VALUE	COMP_TOL	COMP_PACKAGE	SYM_X	SYM_Y	SYM_ROTATE	SYM_MIRROF
C1	CAP NP_SMDCAP_470NF	470NF		SMDCAP	233.680	148.590	90.000	NO
C2	CAP NP_SMDCAP_470NF	470NF		SMDCAP	227.330	149.860	270.000	YES
D1	DIODE_DIO400_1N4148	1N4148		DIO400	234.950	143.510	180.000	NO
J1	CONS_CONN6_CONS	CONS		CONN6	213.360	160.020	180.000	NO
R2	R_SMDRES_1M	1M		SMDRES	238.760	138.430	90.000	NO
R3	R_SMDRES_1K	1K		SMDRES	246.380	139.700	0.000	YES
R4	R_SMDRES_10K	10K.		SMDRES	219.710	140.970	270.000	NO
R.5	POT_POT_10K	104:		POT	243.840	144.780	0.000	NO
R6	R_SMDRES_1M	1M		SMDRES	237.490	148.590	90.000	NO
111	CD4093B DIP14 3 CD4093B	CD4093B		DIP14 3	231 140	134.620	180.000	NO

Création du tableau et plan de perçage :

Pour créer le tableau de perçage il faut que les sous-classes TOP, BOTTOM soient rendues visibles.

^v[⊕] Utilisez la commande à partir du menu **Manufacture**→**Customize Drill Table**.

Cette fenêtre vous permettra de changer des informations de perçage avant de générer le tableau de perçage.

*	Туре	Size X	Size Y	+ Tolerance	- Tolerance	Symbol Figure		Symbol Characters	Symbol Size X	Symbol Size Y	Plating	Non-standard Drill	Quantity	
	Circle Drill	0.914		0.000	0.000	Hexagon×	•		1.270	1.270	Plated	1		1
	Circle Drill	1.067		0.000	0.000	OblongY	•	1	1.016	1.651	Plated			3
	Circle Drill	1.600		0.000	0.000	Null	•	D	1.524	1.524	Plated		1	1
	Circle Drill	2.769		0.000	0.000	Null	-	Y	1.905	1.905	Non-Plated			1

[→] Retournez dans le menu Manufacture→Create Drill table.

Une fenêtre s'ouvre qui est la mise en forme du tableau à partir d'un fichier *.dlt.

Posez-le à droite de la carte. Sa taille dépend des éléments qui y figurent, la taille de texte est définie dans le tableau accessible

			- ROTTON	
	AL	L UNITS ARE IN	MILLIMETER:	5
	FIGURE	SIZE	PLATED	0TY
P () () () () () () () () () (•	0.33	PLATED	1
	•	0.914	PLATED	16
	0	1,067	PLATED	3
	Þ	1 6	PLATED	6
<u>a</u>	Y	2.769	NON-PLATED	2

dans clic droit→Quick Utilities→Drawing parameters puis onglet Text et bouton Setup Text Sizes.

La création du ou des fichiers de perçage est faite à partir de la commande Export-> NC Drill.

Device Type : Gerber 274X

Integer Place :3

Decimal Place :5

Un message sur la précision de sortie apparaitra pendant la configuration.

Cliquez sur le bouton OK.

Le fichier art_param.txt est écrit dans le répertoire.

Cliquez sur le signe + à gauche du nom de film **BOTTOM**.

Les éléments qui serviront à la création de ce fichier Gerber apparaissent.

Bélectionnez la coche de ce film.

√
[®] Faites de même pour le film TOP.

La nouvelle définition, une fois nommée, absorbe les règles de l'affichage en cours.

Si vous souhaitez ajouter des sousclasses dans une définition de films, utilisez la commande Add à partir du menu contextuel sur une sous-classe d'un film.

Cliquez sur le bouton **Create Artwork**.

Les fichiers Gerber sont générés dans le répertoire en cours d'utilisation.

Vues et travaux d'impression :

Des vues basées sur la visualisation des sousclasses peuvent être rappelées rapidement à condition que ces vues aient été précédemment sauvées.

Elles seront très pratiques lors d'impressions de documents.



 Cliquez dans la fenêtre Global Visibility pour choisir All Visible puis cliquez sur le bouton Apply. (ou cochez Enable Auto Apply)

B Sans sortir de la fenêtre Color and Visibility, allez dans le menu Display→View→Color View Save.

Une fenêtre apparait dans laquelle vous allez entrer le nom de la future vue.

Cliquez sur le bouton puis indiquez le chemin, cochez l'option **Change Directory** donnez le nom **Vue_Totale** (pas d'espaces...) et cliquez sur **Enregistrer**.

Un fichier vue_totale.color est créé dans le répertoire actuel.

Un fichier Top.color est crée dans le répertoire actuel.

Le panneau de contrôle peut servir à passer d'une vue à l'autre avec la liste de choix **Views**. Sauvez votre .brd.

Ce viewer 3D comporte des fonctionnalités de placement, mesure, pliage (Flex-Rigid) et détection de collisions.



Créer un symbole d'empreinte :

Un symbole d'empreinte s'appelle, dans PCB Editor, un "package symbol"

Ces symboles sont crées soit manuellement soit avec l'outil **Package Symbol Wizard** pour être éventuellement modifiés par la suite.

[∽][⊕] Cliquez sur le bouton **Browse** pour placer le fichier dans le répertoire où se trouvent les fichiers avec lesquels vous travaillez.

Project Directory	C:/OrCAD/OrCAD_16.0	_Demo/OrCAD_[ОК
Drawing Name:	dip24	Browse	Cancel
Drawing Type:	Package symbol (wizard)		Help
	Board (wizard) Module Package symbol		
	Package symbol (wizard) Mechanical symbol	÷	



Register as notify to at all public assembly. The core on the data of Alling and Al
O Load Template Your must click the Load Template button before proceeding to the next page Through Hole Package

Construction
 C

	Number of pins (N)	24	
0000	Lead pitch (e)	2.54	• milimeter
0 0 0	Terminal row spacing (e1):	7.62	• milimeter
0000	Package width (E):	6.35	miineter
00000	Package length (D):	30.48	milimeter
Dual Sided			

Une empreinte peut porter des pistes et des vias.

Il est possible de placer la hauteur de ce symbole, en utilisant la commande du menu Setup→Areas->Package Height.

Cette information sera exportée par la commande du menu File->Export->IDF pour pouvoir

être interprétée dans un logiciel de mécanique interprétant le standard IDF ou pour l'affichage 3D.





Comme l'indique l'image il est possible de surélever une zone pour pouvoir glisser des éléments dont la hauteur maximale ne dépasserait pas la hauteur minimale de cette zone en question.

Ce principe s'applique aussir à des zones de hauteurs sur une carte.

Créer une pastille :

La création de pastilles est réalisable avec l'outil Pad Designer accessible par **Démarrer→Cadence Release 17.2-2016 →Products Utilities→PCB Editor Utilities**.

La fenêtre de l'outil ouverte :

*	Pad Editor: 60	s85c35d (C:/Ca	adence/SF	PB_17.2/sha	re/pcb/pcb_li	b/symbols)			- 🗆 🗙
File View Help									cādence
🗋 🗁 🖬									
2D Top Padstack View 🗗 🗙	Start Drill S	econdary Drill Dr	il Symbol	Drill Offset	Design Layers	Mask Layers	Options	Summary	
	Select pads	tack usage:							
	Thru Pin	SMD Pin	Via	BBVia	Microvia	S lot	Mechani Hole	cal	
	Tooling Hole	Mounting Hole	Fiducial	Bond Finger	Die Pad				
	Select the c	lefault pad ge	ometry:						
2D Padstack Side Views 🛛 🗗 🗙	Circle	Square	Oblong	Rectangle	Rounded Rectangle	Chamfered Rectangle	Octago	n	
	Donut	n-Sided Polygon							
Side Front									
Thru Pin Units: Mils 🔻	Decimal places: 0	•							

L'onglet Start permet d'indiquer l'usage et la géométrie et de façon plus générale, l'unité à utiliser

Le perçage et ses particularités devront être réglés dans l'onglet Drill.

Une pastille peut être percée en plusieurs endroits (Multiple Drill) mais aussi percée avec un usinage oblong. (Drill/Slot Hole).

Define the drill rows and columns	
Number of drill rows:	2
Number of drill columns:	2
Clearance between columns:	3
Clearance between rows:	3
Drills are staggered	



₽×

Les onglets Design Layers et Mask LAyers permettent de définir la géométrie de la pastille.

elect pad to	change					
Lay	er Nam e	Regular Pad	Therm al Pad	Anti Pad	Keep Out	
BEGIN L	AYER	Square 60	Circle 85	Circle 85	None	
DEFAUL	T INTERNAL	Circle 60	Circle 85	Circle 85	None	
END LA	YER	Square 60	Circle 85	Circle 85	None	
ADJACE	NT LAYER	-	-	-	None	
tegular Pad	on layer BE	GIN LAYER -				
egular Pad eometry: nape symbol:	on layer BE	GIN LAYER	•			
egular Pad eometry: nape symbol: ash symbol:	on layer BE	GIN LAYER	•			
egular Pad eometry: hape symbol: lash symbol: vidth:	on layer BE	GIN LAYER	•			
egular Pad cometry: nape symbol: ash symbol: idth: ifset x:	on layer BE	GIN LAYER	• 			

Les notions Thermal Relief et Anti-Pad sont utilisées lorsque des couches de type Plane et négatives sont utilisées sur une carte.

La notion Regular Pad définit la pastille sur des couches utilisées comme positives.

Les formes peuvent être multiples mais aussi définies par l'utilisateur (Shape dans Geometry).



La version de démonstration du logiciel OrCAD **PSpice** permet d'évaluer de manière *complète* toutes les possibilités offertes par le logiciel en simulation analogique, digitale et mixte.

La version PSpice 17.2 Lite présente les caractéristiques suivantes :

- Une bibliothèque de modèles de simulation très complète (+ de 30000 composants analogiques/numériques)
- Aucune limitation pour l'éditeur de stimuli.
- ► Caractérisation d'un composant avec PSpice Model Editor limitée à la diode.
- ▶ Simulation limitée à 75 équipotentielles, à 20 transistors, à 65 fonctions logiques.
- ▶ 10 lignes de transmission (avec ou sans perte) dont 4 lignes couplées.

Il n'existe aucune limitation concernant les types d'analyses dont la liste est donnée ci-après :

- Simulation Analogique et Digitale:
- Analyse en Continu : balayage de 2 paramètres simultanément.

Calcul du point de repos.

- Analyse en température.
- Analyse fréquentielle.
- Diagramme de Bode : Gain et Phase Diagramme de Nyquist.
- Temps de propagation de Groupe.
- Analyse du bruit.
- Décomposition en série de Fourier. Calcul du taux de distorsion.

Calcul de FFT (Fast Fourier Transform).

Analyse temporelle.

- ► Tracé d'une famille de courbes en fonction d'un paramètre : analyse paramétrique ; analyse de performances.
- Analyse statistique de Monte Carlo : tracé d'histogrammes.
- Analyse de Pire Cas.
- Analyse de Sensibilité.

Remarques concernant la simulation digitale :

Les composants digitaux sont simulés à partir de modèles extrêmement fidèles. En effet, non seulement les temps de propagation sont pris en compte lors de la simulation, mais également les caractéristiques d'entrées/sorties (capacités d'entrée, diodes de clamping, diode zener ...).

Seul OrCAD PSpice offre un tel degré de modélisation.

OrCAD Capture CIS Lite 17.2 :

- Limité à 60 composants ou 75 nets en sauvegarde, mais possibilité de visualiser des designs sans limitation.
- ✓ Limité à 1000 composants dans la base de données CIS.
- ✓ Création de composants mais limitée à 100 pins

Ce guide vous présente quelque unes des fonctionnalités de Capture CIS. Sachez que vous pouvez également parcourir le didacticiel proposé par Cadence en sélectionnant la commande *Learning Capture* dans le menu *Help.*

Configuration Capture / PSpice

Création d'un projet PSpice

Accédez au menu File→New→Project



La boite de dialogue Create PSpice Project vous donne le choix entre créer un nouveau projet à partir d'un projet existant (plusieurs types de projet sont disponibles) ou à partir d'un projet vide.

[∽] Bélectionnez « Create a blank Project » pour créer un projet vide puis cliquez sur **OK**.



Capture crée un projet (*.opj) et un fichier schéma (*.dsn) dans votre répertoire de travail.

A Cliquez dans le gestionnaire de projet afin de l'activer.



Le fichier schéma (essai.dsn) contient ici deux dossiers :

- SCHEMATIC1, le dossier principal du projet qui contient la page schéma (PAGE1)
- Design Cache, la bibliothèque liée au projet, contient tous les composants utilisés dans le projet.

Les fichiers utilisés lors de la simulation seront déclarés dans le dossier **PSpice Resources** du projet.

Le gestionnaire de projets permet d'organiser et de gérer tous les fichiers de votre projet (y compris les fichiers hors CAO). Tous ces fichiers sont considérés comme une entité unique et indissociable. Les concepteurs peuvent ainsi rapidement copier, déplacer, supprimer, parcourir ou archiver un projet sans perte de fichiers et de données essentielles (définitions de symboles, de modèles, de packages, d'empreintes, de stimuli, de configurations Probe...).

Il permet à l'ingénieur de connaître rapidement la démarche et les options de conception mises en œuvre lors de la réalisation du projet. Remargues :

- les projets sont enregistrés avec l'extension .OPJ
- ▶ le fichier schéma principal avec l'extension .DSN
- ▶ les bibliothèques de composants avec l'extension .OLB
- ▶ les bibliothèques de modèles avec l'extension .LIB

Les fichiers (schéma, bibliothèques) sont déclarés dans le projet ; ils ne sont pas inclus dans le fichier projet (*.OPJ).

Structure créée sur le disque :



La saisie de schémas est l'outil névralgique d'OrCAD PSpice.

C'est en effet depuis la saisie de schémas que pourront être définis :

- les signaux de test à appliquer au circuit
- ▷ les types de simulation (fréquentielle, temporelle, statistique)
- les spécifications des nouveaux modèles, ou encore le paramétrage des signaux à visualiser dans l'oscilloscope.

Placer des composants PSpice sur le schéma :

Vous avez ainsi accès à plusieurs sous-menus pour placer différent type de composants : Résistance, Capacité, Inductance, Diode, Discrete (Transistors bipolaires, MOS, JFET, IGBT), Digital (Portes logiques, ADC, DAC, ROM, RAM) et les Sources.



Pour quitter le mode insertion de la diode, touche Echap ou clic droit et End Mode

A Sélectionnez le menu Seach

Un nouveau panneau s'ouvre à la droite du schéma

L'onglet **Catégories** classe les composants selon leur principale fonction.

L'onglet **Library** classe les composants selon leur librairie.

Il est possible de rechercher un composant selon sa fonction à l'aide de cette fenêtre.

triac 40 amp		×Q
Search All Cat	eg(×
PART NAME	DESCRIPTION	
"2N5444"	"40 Ampere Silicon Triac"	

 "aref"
 "arefip Flop"

 "break"
 "coupling"

 "toteak"
 "coupling"

 "toteak"
 "coupling"

 "toteak"
 panneau

 panneau
 puis

 gauche ou clic bouton droit et choissisez
 Place Symbol

le symbole au curseur. Artedas France - Evaluation OrCAD Lite 17.2 – V2 ^o Pour placer le composant sur la page schéma : clic gauche.

[∽][⊕] Pour quitter le mode insertion de composant, touche **Echap** ou clic droit et **End Mode**.

Ajout de connexions :

Pour interconnecter les éléments sur le schéma : entrez dans le menu

Place/ Wire ou touche W ou icône

Masse Analogique :

Pour réaliser une simulation, il est **indispensable** de préciser la masse du circuit. Celle-ci est accessible via le menu **Place->PSpice** Component->PSpice Ground.

Les Sources :

Place→PSpice Component→Source→Voltage Sources



DC : Source de tension continue



AC : Source de tension pour les analyses fréquentielles.

11

NE CONVIENT PAS POUR LES ANALYSES TEMPORELLES



<u>Sine</u>: Source de tension sinusoïdale pour les analyses temporelles.

Paramétrage :

- \triangleright VOFF = Tension d'offset
- \triangleright VAMPL = Amplitude
- ▷ FREQ = Fréquence
- > TD = Délai à l'apparition du signal (facultatif ; 0 par défaut)
- ▷ DF = Coefficient d'amortissement (facultatif ; 0 par défaut)
- PHASE = Phase (facultatif ; 0 par défaut)

Ces paramètres sont accessibles en sélectionnant la source et en cliquant à droite sur la commande **Edit Properties**...

La figure qui suit représente une simulation de cette source de tension dont le coefficient d'amortissement est non nul.

Exemple de tension générée avec VSIN : Courbe réalisée avec DF différent de 0 ; la sinusoïde est amortie.





Pulse : Source de tension rectangulaire périodique.





Paramétrage :

- ▷ V1= Tension de repos
- \triangleright V2 = Tension impulsionnelle
- ▷ TD = Temps de retard à l'apparition du signal
- ▷ TR = Temps de montée
- \triangleright TF = Temps de descente
- ▷ PW = Largeur d'impulsion
- \triangleright PER = Période

 ✓e
 Accédez
 au
 menu
 Place→PSpice

 Component→Source→Independent
 Sources
 ou
 au
 clavier
 Shift+R.

 Cette
 fenêtre
 vous
 aidera
 à
 créer
 votre
 source
 de
 tension
 ou
 de

 courant.

Independent Sources Pulse Sine DC E Voltage Ocurrent Step OPulse Osquar	xponential FM Imp e O Ramp © Sawtooth	ulse Three Phase Noise	
Parameter Name V1 V2 Delay Time Period AC DC	Parameter Value 0 0 10 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	SAWTOOTH Waveform	
Periodic sawtooth voltage s analysis	ource for time domain	Place Close Help	•

Il suffit de sélectionner le type de source que vous souhaitez utiliser, de renseigner ces paramètres et de la placer. Si vous souhaitez modifier une source placée, sélectionnez la puis **Shift+I**.

PieceWise Linear Sources (PWL)	
Voltage PWL	○ Current PWL
PWL File PWL Points Analog Value Time Pairs T1 T2 V2 T3 V3 T4 V4 T5 V5 Add Additional PWL points	Signal Repetitions None Repeat Forever Repeat Advance Options Value Scaling Factor Time Scaling Factor AC DC
	Place Close Help

Simulateur OrCAD PSpice

PSpice et les unités :

Les éléments passifs - résistances, inductances, condensateurs - ne nécessitent pas la spécification de l'unité - Ohm, Henry ou Farad.

Par ailleurs PSpice reconnaît les notations scientifiques. Mais attention ! Il n'existe aucune différence entre majuscules et minuscules, ainsi "1M"ne signifie pas 1 Million mais 1 millième !

 $10^9 = 1G$, ou 1g $10^6 = 1MEG$, ou 1meg $10^3 = 1K$ ou 1k $10^{-3} = 1M$ ou 1m $10^{-6} = 1U$ ou 1u (Le caractère "µ" n'est pas reconnu par PSpice) $10^{-9} = 1N$ ou 1n $10^{-12} = 1p$ ou 1p $10^{-15} = 1F$ ou 1f

Analyse temporelle et de Fourier

C:\Cadence\SPB_17.2\Tools\PSpice\Capture_Samples\Anasim\Examp le\Example.Opj



<u>Remarque</u>: des "markers" ont été placés sur les fils nommés OUT1 et OUT2. Ce sont des sondes de tensions, placées à l'aide du menu:

PSpice→**Marker**→**Voltage** Level, et dont le rôle est d'afficher **automatiquement** les tensions OUT1 et OUT2 dans PSpice.

Des "markers" permettent également d'afficher dans **PSpice**, une tension différentielle, un courant, une tension ou un courant en Db, la phase d'un signal, la partie réelle ou imaginaire d'un signal.

Paramétrage de la simulation

En accédant au tableau de contrôle de la simulation (**PSpice**->Edit **Simulation Settings**), il sera possible de vérifier le paramétrage de la simulation :

L'icône 🖾 de la barre d'outils permet également d'accéder à ce menu.

Paramètres de l'analyse temporelle : Time Domain (Transient) comme <u>Analysis Type</u>

ieneral	Analysis Type: Time Domain (Transient)	Run To Time :	1000ns	seconds (TSTOP)
nalysis	Options:	Start saving data after :	0	seconds
onfiguration Files ptions	General Settings Monte Carlo/Worst Case	Transient options:	Se	econds
ata Collection	Parametric Sweep	Skip initial transient b	ias point calculation (S	KIPBP)
robe Window	Temperature (Sweep) Save Bias Point Load Bias Point Save Check Point	Run in resume mode		Output File Options
	Restart Simulation			

Run To Time: Durée totale d'analyse.

<u>Start saving data after :</u> Retarde l'enregistrement des résultats (facultatif).

<u>Maximum Step Size :</u> Pas de calcul maximum (facultatif). Par défaut TSTOP/50.

Skip initial transient bias point calculation (SKIPBP) : le calcul du point de repos n'est pas calculé (facultatif).

Output File Options...:

Print values in the output	file every: ysis		secono	ОК
Center Frequency:	5MEG	hz		Cancel
Number of Harmonics:	9			
Output Variables	V(OUT2)		
Include detailed bias	pointinform	nation for	non linea	

Fourier Perform Analysis: Calcul les 9 premiers termes de la série de Fourier ; effectué sur le signal V(OUT2) dont la fréquence fondamentale est de 5MHz. Résultats édités dans le fichier rapport

(View/Output file).

Include detailed bias ...: Inclut dans le fichier .out les détails sur le point de repos des sources et des semi-conducteurs.

Hermer la fenêtre de configuration d'analyse : **OK**.

Résultats de l'analyse temporelle :

La simulation sera lancée à l'aide de PSpice->Run, ou à l'aide de

l'icône 🔛 de la barre d'outils.



PSpice s'exécute et les résultats de simulation V(out1) et V(out2) s'affichent automatiquement, en conséquence des markers placés sur le schéma.

Pour visualiser d'autres résultats :

<u>Remarques</u> : les courbes visualisées sont légèrement segmentées : cela est dû au pas de calcul pris par PSpice.

Pour visualiser les points calculés :

[∽] Sélectionnez Mark Data Points dans le menu Tools→Options ou

cliquez sur l'icône 监

Pour obtenir un pas de calcul plus fin :

Hermez la fenêtre de simulation puis relancez la simulation.

Résultats de l'analyse de Fourier :

Les résultats de l'analyse sont présentés à la fin du fichier Output :

FOURIER COMPONENTS OF TRANSIENT RESPONSE V(OUT2)

DC COMPONENT = 5.581478E+00

HARMONIC FREQUENCY FOURIER NORMALIZED PHASE NORMALIZED

NO (HZ) COMPONENT COMPONENT (DEG) PHASE (DEG)

1	5.000E+06	3.492E-01	1.000E+00	-9.850E+01	0.000E+00
2	1.000E+07	8.028E-03	2.299E-02	3.282E+01	2.298E+02
3	1.500E+07	2.977E-03	8.527E-03	-1.380E+00	2.941E+02
4	2.000E+07	2.256E-03	6.460E-03	1.816E+00	3.958E+02
5	2.500E+07	1.795E-03	5.141E-03	3.414E+00	4.959E+02
6	3.000E+07	1.463E-03	4.188E-03	3.903E+00	5.949E+02
7	3.500E+07	1.270E-03	3.637E-03	1.784E+00	6.913E+02
8	4.000E+07	1.137E-03	3.255E-03	3.287E+00	7.913E+02
9	4.500E+07	9.509E-04	2.723E-03	4.681E+00	8.912E+02
TO	TAL HARMO	NIC DISTOR	TION = 2.6	79869E+00 P	ERCENT

PSpice→Edit Simulation Profil

Probe Window : Contrôle de la configuration pour un affichage automatique des résultats après simulation

Simulation Settings - tran	Contract of the second s	×
General Analysis Configuration Files Options	Display Probe window when profile is opened Display Probe window: Outring Simulaton.	
Data Collection Probe Window	after simulation has been completed.	
	Show - @ All Markers on open schematics.	
	OK Cancel Apply Reset	lelp

Cette option permet d'observer tous les signaux associés aux sondes après la simulation.

Création de versions de projets

Cette fonction permet aux concepteurs de sauvegarder intégralement des versions de leurs projets pour réaliser des analyses comparatives et d'optimiser la conception.

Elle permet de visualiser dans **PSpice** tous les résultats de simulations des différentes versions du projet.

Exemple :

[∽]⊕ Créez un nouveau schéma dans le menu <u>Design→New</u> <u>Schematic...</u> et tapez Check1.

[∽] Dans le répertoire Example, copiez PAGE1 (Ctrl+C), puis collez-le dans Check1 (Ctrl+V). Un '+' doit apparaître devant ce répertoire, et à l'intérieur la copie de PAGE1.



Root : le fichier Check1 est devenu « principal ».

Ancez la simulation à partir du menu PSpice de Capture.

Sous PSpice dans le menu File→Append Waveform(.dat)...: ouvrez le fichier TRAN.dat. contenu dans le dossier : \Tools\PSpice\capture_samples\anasim\example\Example-PSpiceFiles \Example\Tran



Cliquez sur Do Not Skip Sections

 $^{\circ}$ Enfin, dans **Trace→Add Trace...**, sélectionnez les signaux V (out1) et V (out2) par un clic bouton gauche.



Analyse fréquentielle et de bruit

La rubrique **AC SWEEP** dans **PSpice > Edit Simulation Profiles** permet de réaliser une analyse en fonction de la fréquence.

Elle permettra notamment de tracer un diagramme de Bode ou un diagramme de Nyquist.

Attention ! Seules les sources de tension dont l'attribut AC a été paramétré seront balayées en fréquence.

Dans le circuit **example**, la source de tension V1 doit être paramétrée pour respecter cette règle. Pour cela : sélectionnez la source V1 puis clic bouton droit et choisissez **Edit Properties** pour accéder aux propriétés.

Sélectionnez le bouton **Pivot** pour visualiser les propriétes sous forme de lignes.



La valeur de la propriétée AC est ici de 1V permettant de réaliser une simulation fréquentielle. Editez **0.125V** pour la valeur de la propriété **DC** pour polariser le circuit.

Value	VSIN
AC	1
BiasValue Power	0W
DC	
DF	0
FREQ	5MEG
PHASE	0
PSpiceOnly	TRUÉ
TD	0
VAMPL	0.1V
VOFF	0

<u>Remarque</u>: V1 pourrait être remplacée par une source de tension **VAC**.

Analyse fréquentielle :

A partir du dossier **PSpice Resources** du gestionnaire du projet, rendez actif le profil de simulation Example-AC (En sélectionnant le profil puis à l'aide du menu contextuel sélectionnez **Make Active**).

Paramétrage de l'analyse AC Sweep :

Start Freq et End Freq déterminent les bornes de l'étude fréquentielle.

ieneral	Analysis Type:	AC Sweep Type		
nalvsis	AC Sweep/Noise 👻	O Linear	Start Frequency:	100k
indiy 515	Options:	Logarithmic	End Frequency:	10G
onfiguration Files	 General Settings 	Decade 👻	Points/Decade:	100
ptions	Monte Carlo/Worst Case	Noise Analysis		
ata Collection	Parametric Sweep Temperature (Sweep)	Enabled Outpu	ut Voltage: V(OUT2) purce: V1	
TODE WINDOW	Save Bias Point	Interv	ral: 30	
	Load Bias Point	Output File Options Include detailed bias point in semiconductors (.OP)	nformation for nonlinear controll	ed sources and

Calcul du bruit :

- Output Voltage : Point où sera calculé la valeur efficace du bruit total en sortie.
- I/V Source : Point où sera calculé la valeur efficace du bruit ramené à l'entrée.

Préparation de l'affichage des résultats :



Résultats de la simulation fréquentielle :



Phase des signaux

Ajoutez une nouvelle fenêtre de visualisation à l'aide de Plot-→Add
 Plot to Window.

 Puis dans Trace→Add Trace..., sélectionnez l'opérateur P() (opérateur de phase).

Puis sélectionnez V(out2).



Mise en place de curseurs sur les courbes :

Pour connaître précisément la valeur d'un signal en un point particulier, PSpice A/D dispose de 2 curseurs que l'on active à l'aide de la

commande Trace→Cursor→Display ou sur l'icône 脉

He premier curseur est attaché sur le bouton droit de la souris, le second sur le bouton gauche.

Cliquez sur l'icône will pour placer des marqueurs sur la courbe.

PSpice affiche dans une fenêtre séparée les coordonnées des deux curseurs et les différences AX et ∧Y.

Prol	be Curso	r					×
							^
		Trace Color	Trace Name	¥1	Y2	Y1 - Y2	
			X Values	107.563n	159.664n	-52.101n	_
		CURSOR 2	V(OUT1)	4.7980	5.1982	-400.200m	
		CURSOR 1	V(OUT2)	6.1107	5.7003	410.400m	
							_
							_
							*
	٠ 📃	III					F.

Evaluation du bruit du circuit :

Dans PSpice, vous avez accès aux bruits de papillotement (NF : flicker noise), de grenaille (NS : shot noise), thermique (N) et total (NTOT) de chaque composant source de bruit. Ces bruits s'expriment en Volt²/Hz.

- ▶ **NTOT(ONOISE)** bruit total du circuit en sortie : Σ NTOT(composant).
- \triangleright V(ONOISE) = $\sqrt{NTOT(ONOISE)}$ (valeur efficace du bruit total de sortie)
- \triangleright Et V(INOISE) = V(ONOISE)/gain s'exprime en Volt/Hz^{1/2}.

Pour réaliser les courbes illustrées ci-dessous, suivez les étapes :

- 1. Menu Plot→Delete Plot
- Puis Trace→Delete All Traces
- Puis Plot → Add Plot to Window
- 4. Dans le graphe supérieur Trace→Add Trace... NTOT(ONOISE), NTOT(Q1), ...
- Dans le graphe inférieur Trace→Add Trace... V(INOISE), 5. V(ONOISE).



Analyse paramétrique

Cette section présente la mise en œuvre d'une analyse paramétrique, ce qui vous permet de répéter une analyse (temporelle, ou fréquentielle...) pour différentes valeurs d'un composant.

Dans cet exemple, la simulation temporelle sera répétée pour plusieurs valeurs de R1.



<u>RAPPEL</u>: Le symbole de la masse (Menu **Place**->**PSpice Component**->**PSpice** Ground)

Ne pas oublier de nommer l'équipotentielle VS (Place→Net Alias).

 Image: Shift+R
 au
 clavier
 ou
 menu
 Place→PSpice

 Component→Source→Independent Sources
 pource
 reference
 place→PSpice

 Source
 Independent Sources
 pource
 v1.

 Pulse
 Signare
 Ramp
 Sawtooth
 riangular

 Parameter Name
 Parameter Value
 view
 view
 view

V1	0	
V2	1	PULSE Waveform
Delay	0	←
Rise Time	1u	Time Period
Fall Time	1u	V2
Pulse Width	100m	
Time Period	200m	Puse width
AC	0	
DC	0	
		Rise Time Fall Time

Principe du paramétrage :

Pour déclarer ce paramètre dans PSpice :

[∽][⊕] Editez **RVAR** dans le champ **Name**, 50 dans le champ **Value**, cochez Display [ON/OFF] puis **OK**

Name:	
RVAR	
Value:	
50	
Displ	ay [ON/OFF] name and click Apply or OK to add a column/row to the property
editor ar	id optionally the current filter (but not the <current properties=""> filter)</current>
No prop	Id optionally the current filter (but not the <current properties=""> filter) arties will be added to selected objects until you enter a value her newly created cells in the property editor spreadsheet.</current>
No prop or in the	d optionally the current filter (but not the <current filter)<br="" properties)="">enties will be added to selected objects until you enter a value her newly created cells in the property editor spreadsheet. /s show this column/row in this filter</current>

PARAMETERS: RVAR = 50

Contraction of the second state of the second

[∽][⊕] Dans **PSpice**→**New Simulation Profile,** donnez un nom puis cliquez sur **Create**.

 Load Bias Point Save Check Point Restart Simulation

Toujours dans la même fenêtre :

[√][⊕] Sélectionnez **General Setting**, éditez 3ms dans le champ **Run to Time** et 10us pour **Maximum Step Size**.

Termez la fenêtre de simulation : **OK**.



Si vous sélectionnez une courbe puis clic bouton droit et choisissez **Trace Information** dans le menu contextuel, une fenêtre s'affiche alors indiquant la valeur du paramètre associée à cette courbe.

Analyse de Performances

Par ailleurs il est possible de réaliser une analyse de performance du circuit, en fonction d'un paramètre - ici RVAR. Dans cet exemple nous étudierons le temps de montée de 10% à 90% de la valeur finale du signal V (VS) en fonction de RVAR.



Pour cela, entrez dans le Menu Plot-→Axis Settings.../X Axis et sélectionnez l'option Performance Analysis ou sélectionnez l'icône

Cette action à pour effet de placer le paramètre RVAR sur l'axe X dans un nouveau graphe. De plus, le menu **Trace→Add** propose maintenant un certain nombre de **Measurements**.

Ces **Measurement functions** prédéfinies dans le fichier ASCII **PSPICE.PRB** (C:\Cadence\SPB_17.2\Tools\PSpice\Common), permettent de mesurer une caractéristique particulière sur une famille de courbes.

Voici la signification de quelques-unes unes d'entre elles :

- ▷ **<u>BandWidth</u>**: Bande passante d'un filtre.
- ▷ **<u>CenterFreq</u>**: Fréquence centrale d'un filtre passe bande.
- OverShoot: Dépassement
- ▷ <u>Risetime_NoOvershoot</u>

Temps de montée de 10 à 90% de la valeur finale (signaux sans dépassement).

Risetime_StepResponse: Temps de montée pour un signal avec Overshoot.

Dans l'exemple, accédez au menu **Trace→Add Trace** et sélectionnez **Risetime_StepResponse (V(VS))** pour avoir un temps de montée de 10% à 90% de la valeur finale d'un signal avec **Overshoot**.

Bauvegardez et fermez votre projet.

Le fichier PSPICE.PRB est documenté : imprimer le pour plus d'informations.

Simulation analogique et digitale :

Observe of the second second



Resources.





Commentaires sur la simulation Mixte

Alimentations

Les alimentations des composants numériques n'apparaissent pas sur le schéma et leur définition est optionnelle.

Par défaut les éléments CMOS et TTL sont alimentés en 5V.

Construction du schéma

La construction d'un schéma mixte s'effectue exactement de la même manière qu'un schéma analogique, et ne nécessite aucun paramétrage *particulier*.

Affichage des résultats

L'affichage des signaux numériques et analogiques s'effectue simultanément dans **PSpice**. Tous les signaux appartenant à une équipotentielle en liaison directe avec un élément purement analogique (Résistance, Transistor, Condensateur...), sont traités comme des signaux analogiques. Ceux qui ne sont pas en contact avec des éléments analogiques, en l'occurrence RESET et OUT, sont considérés comme digitaux.

Remarque : pour transformer OUT en un signal analogique il suffit de placer une résistance entre la sortie de la bascule JK et la masse.

Par ailleurs en effectuant un zoom sur les transitions du signal OUT, on constatera la modélisation et la représentation par PSpice des états **R** (**Rise**) et **F** (**Fall**) qui sont définis comme étant des phases de passage de l'état logique '0' vers '1' et inversement - phases durant lesquelles le signal est dans une plage d'indétermination.





La version de démonstration du logiciel OrCAD **PSpice Advanced Analysis** (**PAA**) permet de découvrir les analyses qui vous aident à optimiser les performances et les qualités de vos circuits.

- ► Analyse de Sensibilité
- Optimisation
- Analyse de Monte-Carlo
- Analyse de Stress
- Analyse Multi-Paramètres.

La version d'évaluation présente des limitations :

- ► Analyse de Sensibilité : étude d'une spécification sur 3 composants, limitée à 20 simulations.
- Optimisation : Optimise 2 valeurs de composants pour un seul but. Moteurs de recherche : Random (limité à 5 runs) ou LSQ modifié.
- Analyse de Monte-Carlo : 1 spécification pour 3 composants sur 20 runs.
- Analyse de Stress : limitée aux diodes, transistors, résistances et capacités.
- ► Analyse Multi-Paramètres : 2 paramètres, en variation linéaire, sur 10 valeurs.

Pour suivre la démo, copiez le dossier RFAMP contenu dans le fichier exemple (<u>http://www.artedas.com/FR/OrCAD/OrCAD_Lite.php</u>) dans C:\Cadence\SPB_17.2\Tools\PSpice\Demo_Samples

Analyse de sensibilité

℃ Chargez le projet RFAMP.OPJ situé dans le répertoire C:\Cadence\SPB_17.2\Tools\PSpice\Demo_Samples\RFAMP

RF Amplifier



schéma.

Sur le schéma, le composant VARIABLE (librairie Special.olb) est utilisé pour définir globalement les tolérances des composants (Ex : CTOL est la tolérance des capacités, ici elle est de 10%) et la valeur des caractéristiques des composants utilisées pour l'analyse de « smoke » (Ex : RMAX est la valeur limite de la puissance dissipée pour les résistances, ici 0.25 Watt).

Double-cliquez sur la résistance **R4**.

Toutes les propriétés pour PAA sont accessibles (POWER : puissance maximale)

La propriété **TOL_ON_OFF** permet de prendre en compte le composant lors de l'analyse de sensibilité.

Passez la valeur à ON.

Activez le profil de l'analyse
 AC et simulez le circuit.

Value	470
BiasValue Power	0W
DIST	FLAT
MAX_TEMP	RTMAX
NEGTOL	RTOL%
POSTOL	RTOL%
POWER	RMAX
SIZE	18
SLOPE	RSMAX
TC1	RTMPL
TC2	RTMPQ
TOL_ON_OFF	ON
VOLTAGE	RVMAX

Dans PSpice, les fonctions « Measurements » nous indiquent un gain maximal de 9.48 et une bande passante à 3 dB de 172 Meg.

"[⊕] Depuis Capture, accédez au menu PSpice/Advanced Analysis/Sensitivity

A Dans le panneau Specifications, cliquez sur « Click here to ... »

A Menu Run/Start Sensitivity

^小 Dans le menu Analysis/Sensitivity/Display, validez Relative Sensitivity et Value

🔚 sc	НЕМ	ATIC1 - F	PSpice Advance	ed Analysis Demo - [Se	ensitivity]					
E	ile <u>E</u> c	dit <u>V</u> iew '	<u>R</u> un <u>A</u> nalysis <u>W</u> ir	ndow <u>H</u> elp						- 8 ×
2	a é	3 6 % [🗅 🛍 🛛 Sensiti	ivity 🔽		▼ ► 11		<u>@</u>]		
					Parar	neters				
	0	Componer	nt Parame	eter Original	@Min	@Max	Rel Sensitivity		Linear	
►	R4	7777	VALUE	470	423	517	37.3103m		64	
	R8		VALUE	3.3000	3.6300	2.9700	-25.5301m		44	
	R6		VALUE	470	517	423	-20.5653m		35	
	_				Specif	ications				^
	•	On/Off	Profile	Measurement	t Or	iginal	Min	Max		
•	*		ac.sim	max(db(v(load)))		9.4826	8.6224	10.3231		
				Click her	re to import a meas	surement created w	/ithin PSpice			
					1111/1111	UUUNUU,				
-	C									
	Sen	SILVIQ								
×	_									
Þ	Droce	eccing anal	lucic energifications	·/						
	10	ading simul	lation profile ac sim							-
		durig sinus	addit profile across							
For He	p, pre	ess F1						NUM		33

La résistance R4 est la plus sensible : une variation de 1% de sa valeur augmente le gain de 37.3103 mdB.

La valeur maximale du gain (10.32 db) est atteinte lorsque la résistance R4 vaut 517, R8 vaut 2.97 et R6 vaut 423. Ces valeurs prennent en compte les tolérances définies sur les composants (ici 10%). L'analyse de sensibilité nous indique de ce fait les pire-cas.

Vous pouvez supprimer la spécification (sélectionnez la ligne, clic BD de la souris et **Delete**) et choisir la bande passante à 3dB.

						F	arameters					<u>^</u>
	0	omponer	nt Param	neter	Original	@Min	@Max		Rel Sensitivi	ty	Linear	=
•	R6	/////	VALUE	<u> 11111</u>	470	42	3	517	734.36	640k	64	
	R4		VALUE		470	51	7	123	-568.29	952k	50	
	R8		VALUE		3.3000	2.970	0 3.63	300	399.51	25k	35	
⊢								4				
Ĺ						Sp	ecifications					<u>^</u>
	•	On/Off	Profile		Measurement	t	Original		Min	Max		_
•	٣	 Image: A start of the start of	ac.sim	bandva	/idth(v(load),3)		172.8167meg		55.2684meg	190.5297meg		
					Click her	e to import a	measurement create	d with	nin PSpice			
			////////	/////		00000	111111111	111			///////////////////////////////////////	\[\] \[
F	Sen	sitivity 🗌										

R6 est ici la plus sensible : la bande passante augmente de 734k

Les composants sensibles ou critiques peuvent ensuite être optimisés pour améliorer ou modifier les caractéristiques du circuit.

^A Menu View→Optimizer.

Optimisation

A Dans le panneau Specifications, cliquez sur « Click here to ... »

Sélectionnez la fonction bandwidth(v(load),3)

Contraction of the second seco



Celui-ci est basé sur la méthode des moindres carrés mais avec prise en compte de contraintes. Il essaye d'atteindre les buts fixés tout en respectant les contraintes.

Le moteur « Random » quadrille l'espace de variation des paramètres et tire de façon aléatoire des points de cette grille ; en final, le meilleur « run » est répété pour une optimisation plus fine de type LSQ.

[→] Pour lancer l'optimisation: Menu Run→Start Optimizer



Les valeurs optimisées pour les composants R6 et R4 sont éditées dans la colonne « Current ».

Ces valeurs permettent d'obtenir une bande de 200.46 Meg.

Here Sélectionnez les valeurs courantes, clic BD de la souris puis Delete

Les valeurs optimisées pour les composants R6 et R4 sont alors différentes.

Les colonnes Min et Max du panneau « Parameters » permettent de définir les bornes de variations des valeurs.

^A Menu View→Monte Carlo.

Analyse de Monte-Carlo

 $^{\circ} {\mathbb B}$ Dans le panneau Statistical Information, cliquez sur "Click here to ... ".

Sélectionnez la fonction bandwidth(v(load),3)



Dans la colonne **Yield**, le rendement est de 75%. Pour l'augmenter, il faudra diminuer les tolérances.

Menu Edit→Profile settings pour configurer l'analyse (nombre de runs par exemple)

 𝔅 Menu View→Parametric Plot.

Analyse Multi-paramètres

		Component	Parameter	Sweep Type	Sweep Values
		V2	DC		
×		V2	AC		
		V1	DC		
		R9	VALUE		
5		R8	VALUE	Linear	Start:2,End:6,Step:1
		R7	VALUE		
=		R6	VALUE		
		R5	VALUE		
		R4	VALUE		
		R3	VALUE		
		R2	VALUE		
		R1	VALUE		
		C7	VALUE		
		C6	VALUE		
	<	104	\$24111E		

The Puis OK pour quitter la fenêtre Select Sweep Parameters.

Sélectionnez la fonction bandwidth(v(load),3)

[→] Pour lancer l'analyse : Menu Run→Start Parametric Plot

Les résultats pour les différentes valeurs des paramètres sont édités dans le panneau intitulé **Results.**

 ${}^{\prime}\!\!\!\!\!\!\!\!\!\!\!\!\!}^{\circ}$ Pour afficher les résultats dans PSpice, sélectionnez l'onglet Plot Information

Un assistant vous aide à sélectionner l'analyse, le paramètre à placer sur l'axe des X, la grandeur à étudier (sur l'axe Y) en fonction d'un second paramètre.

Le paramètre sur l'axe des X est la résistance R8, sur l'axe Y la fonction mesure bandwidth(v(load),3) et le paramètre est la résistance R6.



C Sélectionnez la ligne du Plot1, clic BD de la souris puis Display Plot



Analyse « Smoke »

Cette analyse utilise les résultats d'une simulation temporelle.

H Dans Capture, activez le profil de l'analyse tran et simulez le circuit.

	Smoke - tran.sim [No Derating] Component Filter = [*]									
	Component	Parameter	Type	Rated	% Dera	Max De	Measured	% Max		
4	R6	Maximum breakdown temperature	Average	300	100	300	59.0618	20		
٣	R6	Maximum breakdown temperature	Peak	300	100	300	59.0618	20		
*	C4	Maximum votage	Average	60	100	60	10.6599	18		
*	C4	Maximum votage	Peak	60	100	60	10.6599	18		
٣	R6	Maximum power dissipation	Average	250m	100	250m	40.0772m	17		
٣	R7	Maximum breakdown temperature	Peak	300	100	300	45.1307	16		
*	D1	Maximum junction temperature	Average	175	100	175	27.2097	16		
*	D1	Maximum junction temperature	Peak	175	100	175	27.2097	16		
*	R7	Maximum breakdown temperature	Average	300	100	300	44.9126	15		
*	C3	Maximum voltage	Average	60	100	60	8.2011	14		
4	C3	Maximum votage	Peak	60	100	60	8.2012	14		
*	R3	Maximum breakdown temperature	Average	300	100	300	38.7996	13		
*	R3	Maximum breakdown temperature	Peak	300	100	300	38,7996	13		
*	C7	Maximum votage	Average	60	100	60	7.3220	13		
10	C7	Maximum votage	Peak	60	100	60	7.3220	13		
*	R2	Maximum breakdown temperature	Average	300	100	300	32.1982	11		
*	R2	Maximum breakdown temperature	Peak	300	100	300	32,1982	11		
4	R5	Maximum breakdown temperature	Average	300	100	300	27.0000	10		
7	R5	Maximum breakdown temperature	Peak	300	100	300	27.0001	10		
*	R9	Maximum breakdown temperature	Average	300	100	300	27.0018	10		

Ici la température de R6 est la caractéristique la plus proche de sa limite (20%). Mais la marge reste importante.

Par défaut, aucune dégradation n'a été définie : en fait 100% de la valeur limite.

Il est possible d'appliquer une dégradation globale sur une caractéristique ou spécifique à un composant.

[∽][⊕] Dans PSpice, éditez le profil de simulation, validez une analyse en température à 100°C et simulez.

General	Analysis Type: Time Domain (Transient)	Run The Simulation at temperature: 100 °C Repeat the simulation for each of the temperatures:	
Analysis	Options:	Enter a list of temperatures, constand by spaces	С.
Options	General Settings Monte Carlo/Worst Case	For example, 0 27 125	
Data Collection	Parametric Sweep Temperature (Sweep)		
Flobe Willdow	Save Bias Point		
	Save Check Point		
	Restart Simulation		

[∽][⊕] Dans le panneau des résultats, cliquez sur BD de la souris et sélectionnez **Component Filter**, éditez R6 et OK.

	Complex form aim 1 No Department Champage and Elling - 1 (201										
	Component	Parameter	% Max								
*	R6	Maximum breakdown temperature	Average	300	100	300	132.6709	45			
7	R6	Maximum breakdown temperature	Peak	300	100	300	132.6709	45			
*	R6	Maximum power dissipation	Average	250m	83	209.1614m	40.8386m	20			
7	R6	Maximum power dissipation	RMS	250m	83	209.1614m	40.8386m	20			
-	1										

Sa température passe à 132°C et conduit à une dégradation de la puissance maximale : la limite tombe à 209 mW.

Construction Simulate Simulation Simulation

[∽][⊕] Dans le panneau des résultats, cliquez sur BD de la souris et sélectionnez **Component Filter**, éditez C* et OK.



Lorsque la valeur d'un paramètre dépasse sa valeur limite, la ligne relative passe au rouge : le circuit n'est plus fiable.

Artedas France C'est aussi des Formations

Toute l'année, des sessions vous sont proposées pour concevoir et simuler les projets analogiques/mixtes complexes, router les circuits imprimés dans des conditions optimales, exploiter les performances du langage VHDL dans la conception des FPGAs et des circuits programmables. En complément des sessions traditionnelles, Artedas organise des formations spécifiques, sur site et personnalisées, en fonction des projets à traiter (plus de 2800 ingénieurs et techniciens déjà formés). Les sessions sont dispensées par des formateurs expérimentés. Filières, sessions, planning, infos pratiques et préinscription sont disponibles sur: www.artedas.fr (rubrique Formation).





1 bis, avenue Foch – 94100 Saint-Maur – France Tél.: +33 (0)1 77 01 82 90 – info@artedas.fr – **www.artedas.fr**

© Artedas France. SARL. Tous droits réservés. Artedas France, Cadence, OrCAD, Capture, CIS, Allegro, PSpice, SPECCTRA et les logos sont des marques déposées. Toutes les autres marques appartiennent à leurs propriétaires respectifs.

REPRODUCTION INTERDITE

Le code de la propriété intellectuelle du 1er Juillet 1992 interdit en effet expressément la photocopie à usage collectif, pédagogique, sans autorisation des ayants droits.